

デジタル制御によるトータムポール型 PFC の開発

Development of Totem-pole type PFC Converter by Digital Control

古越隆一*
Ryuichi Furukoshi

大竹修*
Osamu Ohtake

趙湘熙**
Jo Sanghee

文正松**
Moon JungSong

概要 SDGs (Sustainable Development Goals) は「持続可能な社会」を実現するために、経済と環境のバランスの取れた社会を目指すため国連で採択された目標である。これらに対して、当社ではトータムポール型ブリッジレス PFC の制御が可能な、デジタル制御電源 IC 「MD6753」を開発した。トータムポール型ブリッジレス PFC は、従来方式と比べて高効率な電源システムである。このシステムに対応した「MD6753」は、制御回路が半導体微細化技術とデジタル制御化を進めた新しいソリューションで、電源の高効率化と部品削減、小型化を可能にしている。

1. まえがき

企業が SDGs (Sustainable Development Goals) を意識した製品開発をすることは、世界的な動きになっており、電源分野においては、「エネルギーをみんなにそしてクリーンに」と合致した、高効率で、小型低価格を実現できる技術が多くアプリケーションで求められている。

当社では、この課題解決を手軽に実現するため、新製品 MD6753 を開発したので報告する。

本稿で報告する内容は、主に二つの要素が有り、従来方式よりスイッチング電源の電力損失の削減と小型化が期待できるトータムポール型 PFC の技術と、このアプリケーションを少ない部品点数で制御できるデジタルコントロール IC の技術についてである。

トータムポール型 PFC に関しては、高効率に加え、低ノイズや高出力特性を改善するためにインターリーブ動作や擬似共振動作、間欠動作を加え、より高性能なアプリケーションにした。

ただ、このアプリケーションは複雑になってしまう欠点があり、この対策として開発したのが、複雑な制御にも対応したデジタルコントロール IC (MD6753) である。

2. MD6753 の製品概要

MD6753 の外観を写真 1 に示す。これまでの MD6750 シリーズと同じように、フロー実装対応の SOP28 を採用し、内部はドライバ IC (写真 2) と論理制御 IC (写真 3) からなるマルチチップ構成になっている。

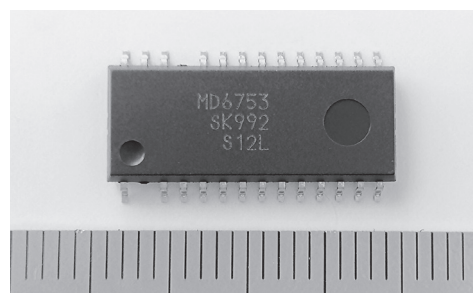


写真 1 製品外観

写真 2 は、パワー MOSFET 駆動用の 600V 対応フローティングゲートドライバなどを集積したドライバ IC である。写真 3 は、CMOS 回路と不揮発性メモリの混載プロセスを採用した論理制御 IC (MCU) である。

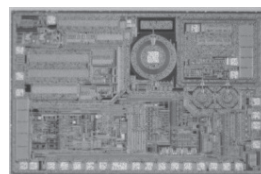


写真 2 ドライバ IC



写真 3 論理制御 IC

* 半導体事業本部 マーケティング本部
パワーデバイス開発統括部
応用技術部 システム開発課

** サンケンエレクトリックコリア

表 1 MD6753 端子機能

端子番号	端子名	機能
1	VGH2_S	マスタ側ハイサイド PWM 信号出力
2	—	抜きピン
3	ZCD	ゼロクロス検出端子
4	PGND	パワーグラウンド
5	VGL2	マスタ側ローサイドゲートドライブ出力
6	VCC	制御部電源入力, VCC 端子過電圧保護機能
7	BASE	DVCC 端子用外付けトランジスタベース電圧出力
8	GND	グラウンド
9	AVCC	3.3V アナログ電源端子
10	DVCC	3.3V デジタル電源端子
11	VREF	定電圧制御信号入力, 出力低電圧/過電圧保護信号入力
12	VSEN1	入力電圧検出信号入力 1
13	VSEN2	入力電圧検出信号入力 2
14	CS1	過電流 / 過負荷保護信号入力 1 (AC 入力電圧が正のとき)
15	CS2	過電流 / 過負荷保護信号入力 2 (AC 入力電圧が負のとき)
16	VCORE	内部デジタル回路電源用コンデンサ接続
17	SCID	デバッグ端子 (未使用時はオープン)
18	GPIO03	汎用入力 / 出力端子
19	GPIO04	汎用入力 / 出力端子
20	GPIO05	汎用入力 / 出力端子
21	VGL3_S	スレーブ側ローサイド PWM 信号出力
22	VGH3_S	スレーブ側ハイサイド PWM 信号出力
23	A0	アナログ入力端子
24	VGL1	AC 回生側ローサイドゲートドライブ出力
25	—	抜きピン
26	VB	UVLO 付き AC 回生側ハイサイドゲートドライブ電源入力, 低入力電圧保護信号入力
27	VS	AC 回生側ハイサイドドライバ・フローティンググラウンド
28	VGH1	AC 回生側ハイサイドゲートドライブ出力

MD6753の端子機能を表1に示す。

ドライバICは、フローティングゲートドライバ以外に、3.3Vレギュレタ、アナログ入力のレベルシフター回路などを内蔵している。

論理ICは、CPUと独立動作可能な16bit DSP (2units)、さらにEPU (16bit CISC CPU) の4コアで構成され、並列動作ができるマルチコアアーキテクチャとなっている。また、16bitカウンタPWM出力を複数持っているため、インターリーブ動作の電源を一つのICで制御することができる。

MD6753のブロックダイアグラムを図1に示す。

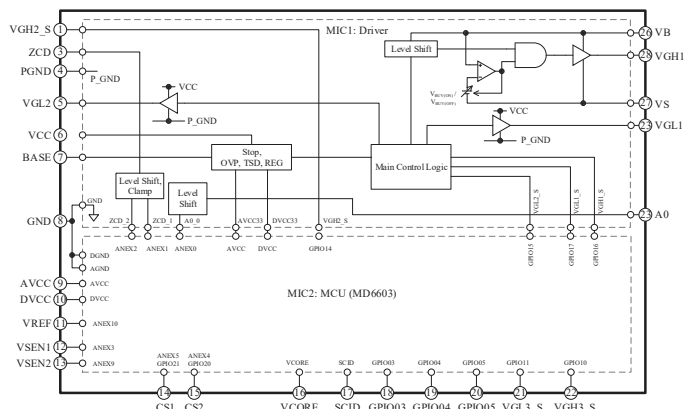


図 1 MD6753 ブロックダイアグラム

3. MD6753を使用したPFCの特徴

トータムポール型PFCはブリッジレスPFCの一種で、ダイオードブリッジが無く整流を同期整流で行う非常に高効率な電源システムである。

ただ、高周波ノイズをラインフィルタのみで除去するので、高周波ノイズ対策が難しいという問題点がある。通常の方式のPFCでは、ダイオードブリッジと昇圧チョッパの間にコンデンサが入り、ノイズフィルタとして働いている。従って、この部分に使うコンデンサは、インピーダンスが低く、大容量のフィルムコンデンサになる。

それと比較して、トータムポール型PFCは、高周波ノイズの除去がラインフィルタのみなので、これを構成する安全規格のコンデンサでノイズ除去する必要が有る。安全規格のコンデンサは、一般品と比べてインピーダンスが高いため容量UPなどが必要になる。さらに、容量UPは軽負荷時の効率低下にもつながる。

そこで今回、高周波ノイズの発生を抑制するために、擬似共振回路を導入した。擬似共振はリアクトルの電流がゼロのタイミングで、スイッチング素子をONするので、ノイズとスイッチングロス削減ができる。さらに同期整流も行い、効率を上げている。しかし、制御は非常に複雑になってしまうためデジタル制御をおこない、解決した。

ただし、擬似共振の電流波形は三角形なので、高出力のアプリケーションでは、電流リップルが問題になる。そのため、インターリーブ動作追加をおこなった。インターリーブはリアクトルを2つに分けさらに位相を約

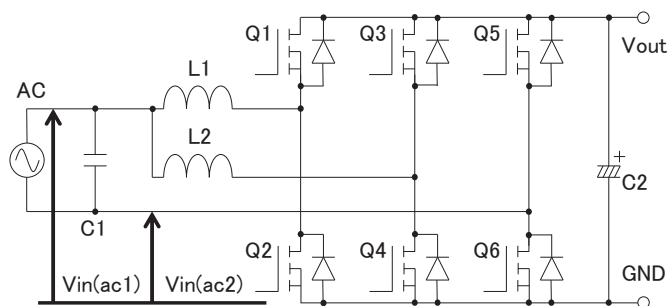


図2 インターリーブ方式トータムポール型ブリッジレスPFC回路

180°で動作するので、電流リップルを低減することができ、出力の電解コンデンサの小型化が可能になると同時に、AC入力のフィルターも小型化することもできる。

さらに、軽負荷時には、効率低下を防ぐために間欠動作をおこなっている。

4. トータムポール型インターリーブ動作

図2に示すように、2個のトランジスタを直列に接続するトータムポール型と、同じ2つの回路を並列で使用するインターリーブ動作を組み合わせてPFC回路を構成することで、より大きな電力のアプリケーションに対応している。さらに、回路効率を向上させるため、入力整流用のブリッジダイオードを削除し、Q5、Q6でAC電流を回生させるブリッジレス方式を採用している。図3のように、インターリーブ方式のPFC回路では、2つのPFC回路の位相を180度ずらして同じ動作をさせる。入力電流 I_{in} は、2つのインダクタL1、L2に流れる電流(IL1、IL2)の和になる。これにより出力電流リップルが小さくなるため、出力の電解コンデンサの発熱を低減し、小型化が可能になる。

Q5、Q6はAC電流回生用のパワーMOSFETである。MD6753は、AC入力電圧が正と負の場合で全パワーMOSFETの動作を切り替えている(図4参照)。AC入力電圧が正の場合はQ6をONし、ローサイド(Q2、Q4)がPFCのメインスイッチ、ハイサイド(Q1、Q3)がブースト整流素子になる(図5、図6参照)。AC入力電圧が負の場合はQ5をONし、ハイサイド(Q1、Q3)がPFCのメインスイッチ、ローサイド(Q2、Q4)がブースト整流素子になる(図7、図8参照)。

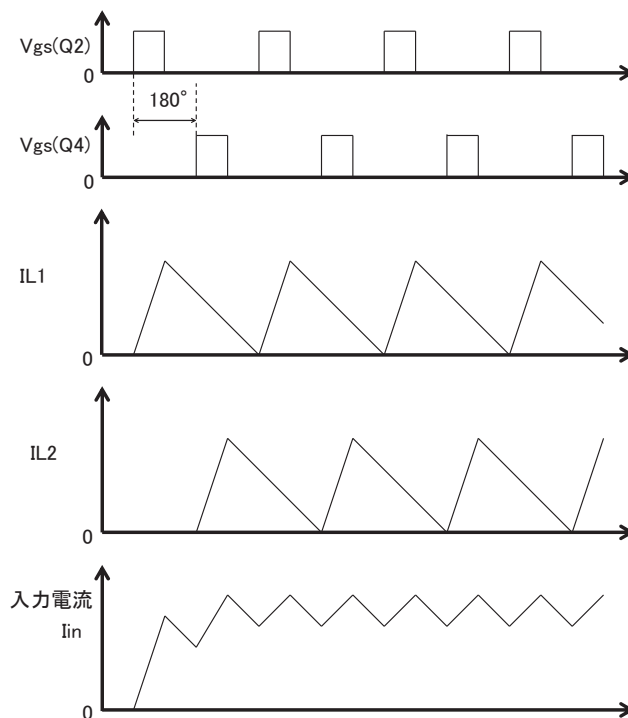


図3 インターリーブ方式の動作波形 (AC入力電圧が正)

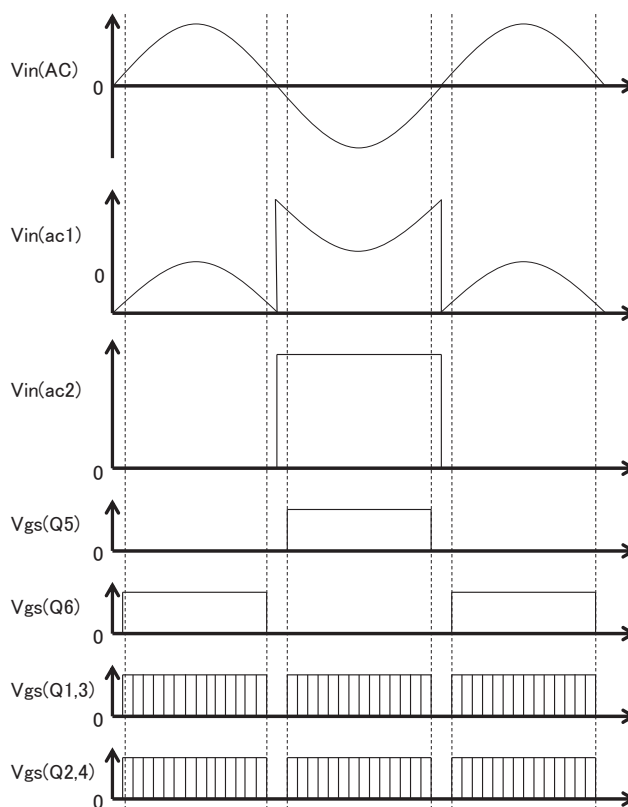


図4 ブリッジレスPFC回路動作波形

5. 擬似共振動作

ノイズと効率を考慮して擬似共振動作を採用している。擬似共振動作では、図9に示しているように、メインスイッチング素子のON期間にリアクトルに貯められたエネルギーはOFF期間に放出され、やがて電流が無くなり、同期整流用MOSFETのボディダイオードがOFFし、メインスイッチング素子のドレイン電圧が低下する。その後、リアクトル電流が0になったタイミングで、メインスイッチをONさせ、ノイズとスイッチングロスを削減している。

ここで、問題になるとと思われる同期整流用MOSFETのOFFタイミングが遅かった場合を考える。その場合図10の様な波形になり、出力から入力にエネルギーが逆流し、効率が大きく低下する。これを防ぐため、MD6753では、1周期前の擬似共振の検出タイミングを基に同期整流用MOSFETのON時間を決めている。この制御により、リアクトルの電流が0になる前に同期整流用MOSFETがOFFし、図10の様な現象が起こるのを防いでいる。

タイミング検出回路の構成を図11に示す。Q2がメインスイッチでありQ1が同期整流スイッチである。Q2のドレインソース間にコンデンサと抵抗を接続し、抵抗の端子電圧をMD6753が検出する。メインスイッチのドレイン端子に電圧変化が起こると検出回路のコンデンサに微分電流が流れ、抵抗の両端に微分電流に比例した電圧が発生する。擬似共振タイミングはこの電圧変化を利用して検出する。

実際の動作波形を図12に示す。

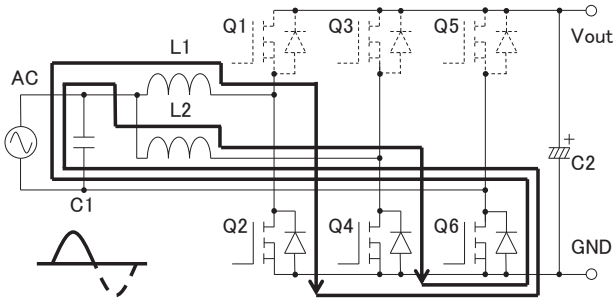


図5 電流経路1 (AC入力電圧が正)

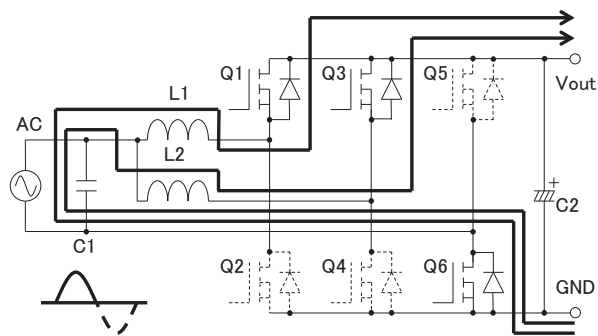


図6 電流経路2 (AC入力電圧が正)

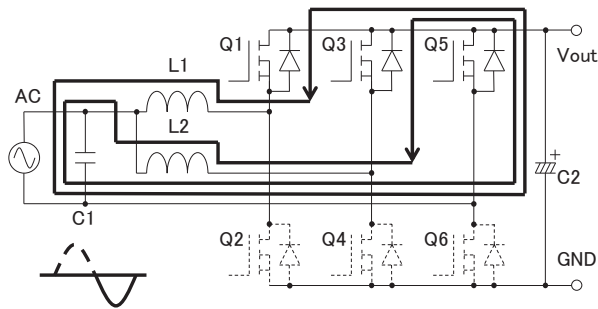


図7 電流経路3 (AC入力電圧が負)

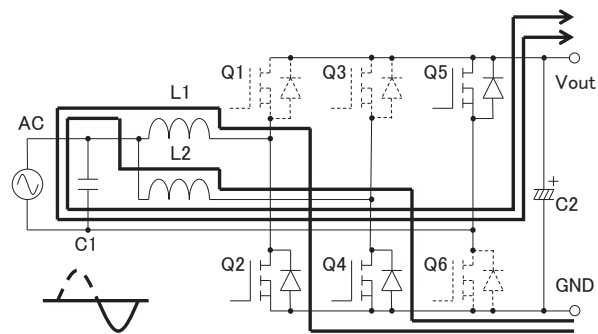


図8 電流経路4 (AC入力電圧が負)

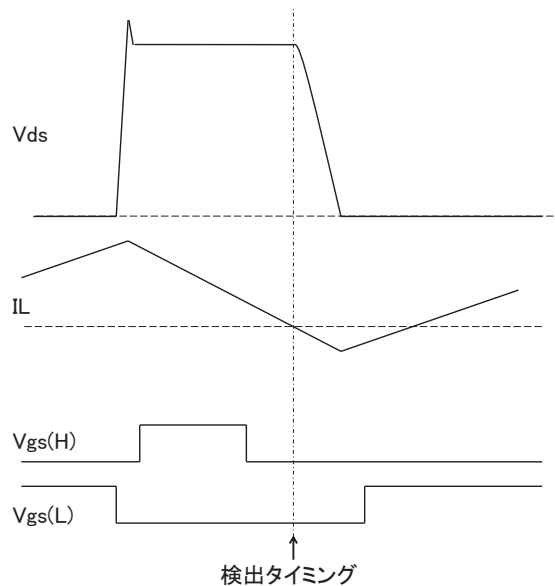


図9 擬似共振制御のタイミング

6. 試作電源および評価結果

6.1 試作電源および電源仕様

試作電源は図13のアプリケーション回路を元に、1kW出力のPFC電源とした。表2に試作電源の仕様を、写真4に評価電源基板を示す。

試作電源では、MD6753が6組のFETをコントロールする。トータムボール型インターリーブPFCという複雑なメイン回路を採用しているにもかかわらず、シンプ

ルな回路構成となっている。また、フルデジタル制御をおこなっているため、位相補正コンデンサが不要または小型化となり部品点数の削減と電源の小型化につながっている。

6.2 評価結果

試作電源の電流波形を図14に示す。PFCとして良好に動作している。また、インターリーブ動作により I_{in} (AC) のリップルが少なくなっているのが分かる。

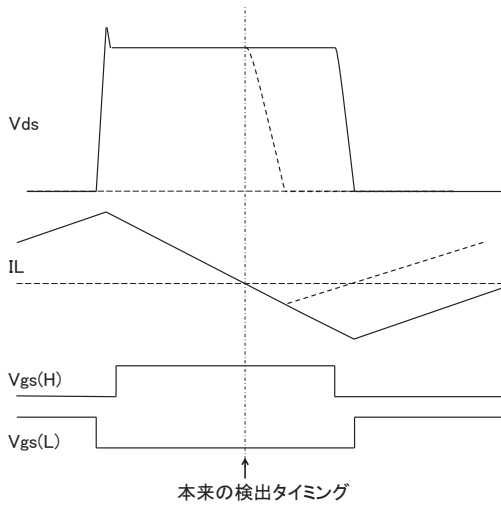


図10 タイミングが検出できない場合

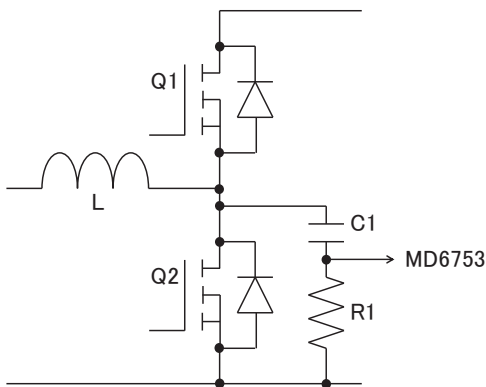


図11 擬似共振検出回路

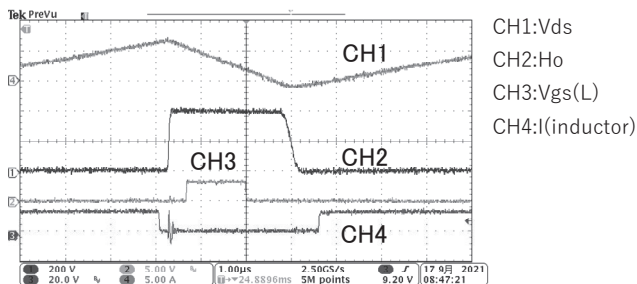


図12 動作波形

表2 試作電源仕様

Converter Topology	Bridgeless CRM PFC
Control	Full digital control (ADC ⇒ MCU/DSP ⇒ PWM)
Rating AC input	AC90V~AC264V
Rating PFC Output	1000W
Voltage of OUTPUT1	400V
Current of OUTPUT1	0A-2.5A
Protection	OVP, OCP, OLP

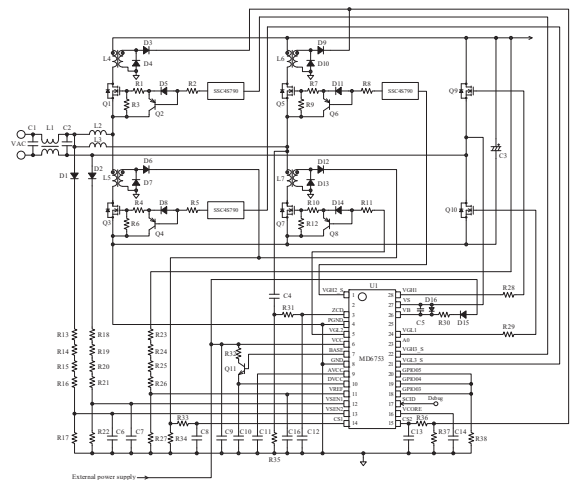


図13 MD6753のアプリケーション回路

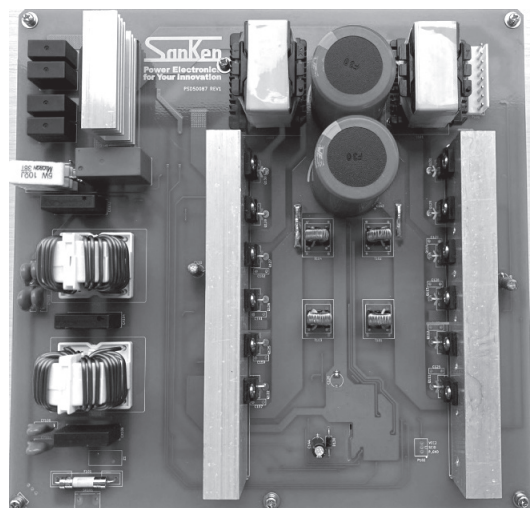


写真4 評価電源基板

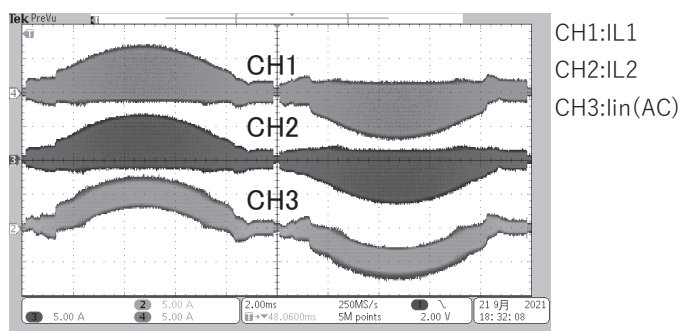


図 14 動作波形 (AC100V)

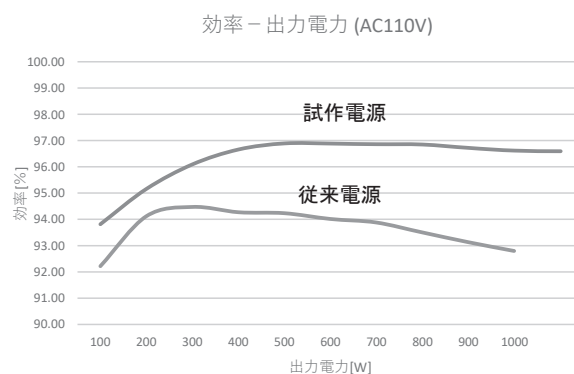


図 15 効率特性 (AC110V)

次に試作電源の効率特性を図 15, 16 に示す。AC110V, AC230Vいずれの入力条件においても高い変換効率を示していることが分かる。なお同等部品を使用したインターリーブ方式の従来型PFCと比べて、軽負荷から重負荷までの領域において変換効率が、AC110Vで約1～3.5%, AC230Vで約1～3%改善できることを確認した。

7. むすび

本稿で紹介した、MD6753を使用することで、高効率で、高出力が可能なトータムポール型インターリーブPFCを、シンプルな回路構成で実現することができた。

しかし持続可能な社会のために、今後も機能の追加や改良をおこない、市場の要求にマッチした製品を逸早く供給することが必要と考えている。

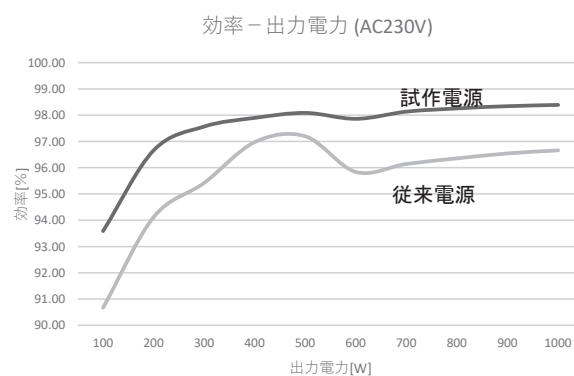


図 16 効率特性 (AC230V)

参考文献

- (1) 大竹, 古越, 朴, 趙: サンケン技報, vol.51, p.15-18 (2019.11)