



STR-V600 シリーズ
アプリケーションノート *Rev.1.1*



サンケン電気株式会社
SANKEN ELECTRIC CO., LTD.
<http://www.sanken-ele.co.jp>

目次

概要	3
1. 絶対最大定格	4
2. 電気的特性	4
2.1 制御部電気的特性	4
2.2 MOSFET 部電気的特性	5
3. ブロックダイアグラム	6
4. 端子機能	6
5. 応用回路例	7
6. 外形図	8
7. 捺印仕様	8
8. 動作説明	9
8.1 起動動作	9
8.2 低入力時動作禁止回路 (UVLO: Undervoltage Lockout)	9
8.3 バイアスアシスト機能	9
8.4 定電圧制御回路動作	10
8.5 オートスタンバイ機能	11
8.6 ランダムスイッチング機能	11
8.7 ブラウンイン・ブラウンアウト機能	12
8.8 過電流保護機能 (OCP)	14
8.9 過電圧保護機能 (OVP)	14
8.10 過負荷保護機能 (OLP)	15
8.11 過熱保護回路 (TSD)	15
9. 設計上の注意点	16
9.1 外付け部品	16
9.2 パターン設計	17
注意書き	19

概要

STR-V600 シリーズは、パワーMOSFET と電流モード型 PWM 制御 IC を 1 パッケージにした PWM 型スイッチング電源用パワーIC です。

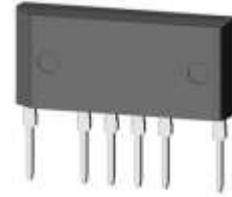
低背、高圧と低圧間沿面距離 4mm 以上(基板上リード端子部)のパッケージを使用しています。

低消費電力および低スタンバイ電力に対応するため、起動回路とスタンバイ機能を内蔵しています。通常動作時は PWM 動作、軽負荷時はバースト動作へ自動的に切り替わります。

充実した保護機能により、構成部品が少なく、コストパフォーマンスの高い電源システムを容易に構成できます。

パッケージ

SIP8L



特長

- SIP8L パッケージ (2.54 ピッチ、ストレートリード)
 - 高圧と低圧間沿面距離 4mm 以上(基板上リード端子部)、低背; 基板上から 12mm 以下
- 電流モード型 PWM 制御
- オートスタンバイ機能
 - (バースト動作で軽負荷時の効率を改善)
 - 通常時動作: PWM モード
 - 軽負荷時動作: バースト動作
- 無負荷時入力電力 $P_{IN} < 25 \text{ mW}$ 、低消費電力対応
- ブラウンイン・ブラウンアウト機能
 - (低入力電圧時の過入力電流や過熱の防止)
- ランダムスイッチング機能
 - (EMI ノイズの低減、EMI 対策フィルタの簡素化)
- スロープ補正機能(サブハーモニック発振防止)
- リーディング・エッジ・ブランキング機能
- 高速ラッチ解除機能
- 保護機能
 - 過電流保護 (OCP): パルス・バイ・パルス、入力補正機能付き
 - 過電圧保護 (OVP): ラッチ
 - 過負荷保護 (OLP): 自動復帰、タイマ内蔵
 - 過熱保護 (TSD): ラッチ

アプリケーション

- スタンバイ電源用
- 白物家電用
- デジタル家電用
- OA 機器用
- 産業機器用
- 通信機器用

シリーズラインアップ

製品名	f_{osc} (kHz)	パワーMOSFET		出力電力 P_{OUT}^* (W)	
		V_{DSS} (min) (V)	$R_{DS(ON)}$ (max) (Ω)	AC230V	AC85~265V
STR-V653	67	650	1.9	30	23

* 上記出力電力は熱定格であり、最大出力電力は、熱定格の 120%~140%程度まで出力可能です。
ただし、出力電圧が低い場合やトランス設計時の ON Duty の設定により出力電力の制限を受けることがあります

1. 絶対最大定格

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_a = 25\text{ }^\circ\text{C}$

項目	端子	記号	規格値	単位	備考
ドレイン電流	1-3	I_{DPEAK}	6.7	A	シングルパルス
アバランシェ・エネルギー耐量	1-3	E_{AS}	99	mJ	シングルパルス $V_{DD}=99\text{V}$, $L=20\text{mH}$
		I_{LPEAK}	2.9	A	
S/OCP 端子電圧	3-5	V_{OCP}	-2~6	V	
制御部電源電圧	8-5	V_{CC}	32	V	
FB/OLP 端子電圧	6-5	V_{FB}	-0.3~14	V	
FB/OLP 端子流入電流	6-5	I_{FB}	1.0	mA	
BR 端子電圧	4-5	V_{BR}	-0.3~7	V	
BR 端子流入電流	4-5	I_{BR}	1.0	mA	
MOSFET 部許容損失	1-3	P_{D1}	10.8	W	無限大放熱器
			1.6	W	放熱器なし
制御部許容損失	8-5	P_{D2}	1.2	W	
動作周囲温度	-	T_{OP}	-30~+125	$^\circ\text{C}$	
保存温度	-	T_{stg}	-40~+125	$^\circ\text{C}$	
チャネル温度	-	T_{ch}	+150	$^\circ\text{C}$	

2. 電気的特性

- 詳細内容は、製品ごとの仕様書を参照願います
- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します

2.1 制御部電気的特性

特記がない場合の条件 $T_a = 25\text{ }^\circ\text{C}$, $V_{CC} = 18\text{ V}$

項目	端子	記号	Min.	Typ.	Max.	単位	備考
動作開始電源電圧	8-5	$V_{CC(ON)}$	13.8	15.3	16.8	V	
動作停止電源電圧 ⁽¹⁾	8-5	$V_{CC(OFF)}$	7.3	8.1	8.9	V	
動作時回路電流	8-5	$I_{CC(ON)}$	-	-	4	mA	$V_{CC}=12\text{V}$
最低起動電圧	8-5	$V_{ST(ON)}$	-	38	-	V	
起動電流	8-5	$I_{STARTUP}$	-3.7	-2.5	-1.5	mA	
起動電流供給しきい電圧 ⁽¹⁾	8-5	$V_{CC(BIAS)}$	8.5	9.5	10.5	V	
平均発振周波数	1-5	$f_{OSC(AVE)}$	60	67	74	kHz	
発振周波数変動幅	1-5	Δf	-	5	-	kHz	
最大 ON Duty	1-5	D_{MAX}	77	83	89	%	
最小オン幅	-	$t_{ON(MIN)}$	-	550	-	ns	
リーディング・エッジ・ブランキング時間	-	t_{BW}	-	330	-	ns	
過電流補正值	-	DPC	-	20	-	mV/ μs	
過電流補正制限 Duty	-	D_{DPC}	-	36	-	%	

項目	端子	記号	Min.	Typ.	Max.	単位	備考
ゼロ ON Duty 時 OCP しきい電圧	3-5	$V_{\text{OCP(L)}}$	0.70	0.78	0.86	V	
36% Duty 時 OCP しきい電圧	3-5	$V_{\text{OCP(H)}}$	0.81	0.90	0.99	V	
最大フィードバック電流	6-5	$I_{\text{FB(MAX)}}$	-340	-230	-150	μA	
最小フィードバック電流	6-5	$I_{\text{FB(MIN)}}$	-30	-15	-7	μA	
発振停止 FB/OLP 電圧	6-5	$V_{\text{FB(OFF)}}$	0.85	0.95	1.05	V	
OLP しきい電圧	6-5	$V_{\text{FB(OLP)}}$	7.3	8.1	8.9	V	
OLP 遅延時間	6-5	t_{OLP}	54	68	82	ms	
OLP 動作後回路電流	8-5	$I_{\text{CC(OLP)}}$	-	300	600	μA	
FB/OLP 端子クランプ電圧	6-5	$V_{\text{FB(CLAMP)}}$	11	12.8	14	V	
ブラウンインしきい電圧	4-5	$V_{\text{BR(IN)}}$	5.2	5.6	6	V	
ブラウンアウトしきい電圧	4-5	$V_{\text{BR(OUT)}}$	4.45	4.8	5.15	V	
BR 端子クランプ電圧	4-5	$V_{\text{BR(CLAMP)}}$	6	6.4	7	V	
BR 機能無効しきい電圧	4-5	$V_{\text{BR(DIS)}}$	0.3	0.48	0.7	V	
V_{CC} 端子 OVP しきい電圧	8-5	$V_{\text{CC(OVP)}}$	26	29	32	V	
ラッチ回路保持電流 ⁽²⁾	8-5	$I_{\text{CC(LATCH)}}$	-	700	-	μA	
熱保護動作温度	-	$T_{\text{j(TSD)}}$	135	-	-	$^{\circ}\text{C}$	

⁽¹⁾ 個々の製品においては、 $V_{\text{CC(OFF)}} < V_{\text{CC(BIAS)}}$ の関係が成り立つ

⁽²⁾ ラッチ回路とは、OVP、TSD により動作する回路を示す

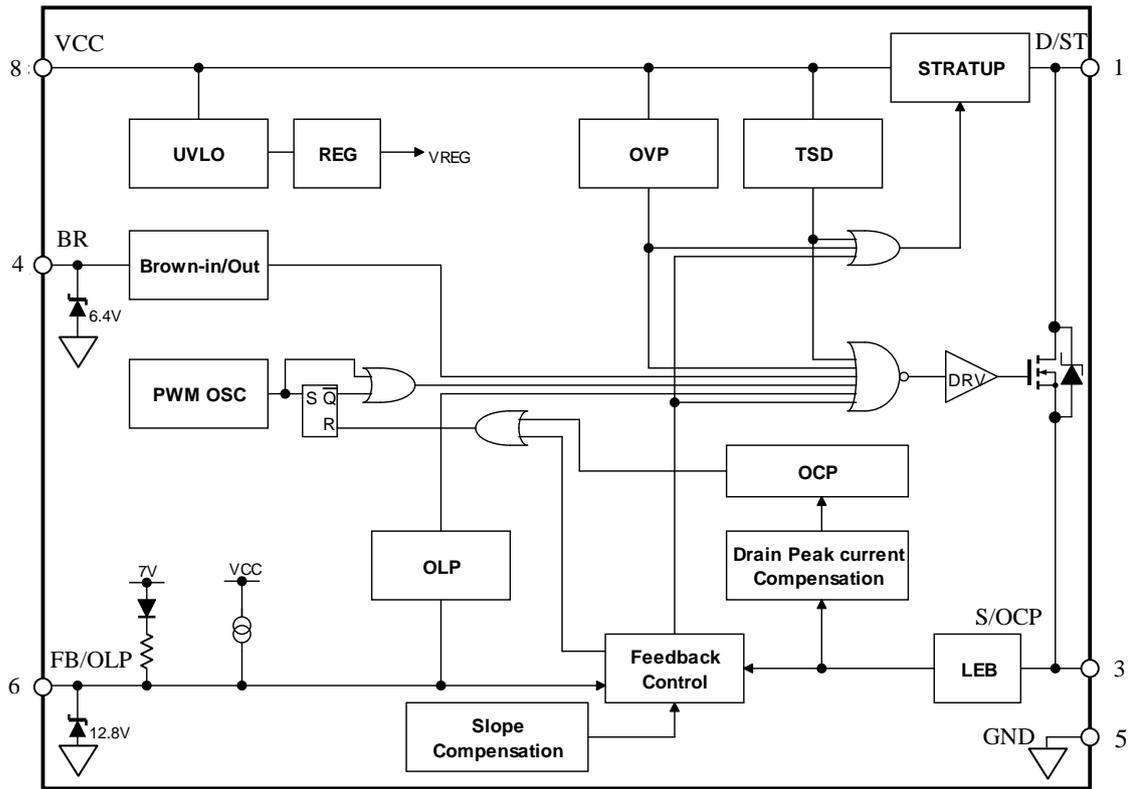
2.2 MOSFET 部電気的特性

特記がない場合の条件 $T_a = 25^{\circ}\text{C}$

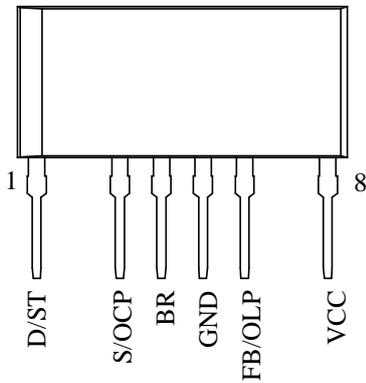
項目	端子	記号	Min.	Typ.	Max.	単位	備考
ドレイン・ソース間電圧	1-3	V_{DSS}	650	-	-	V	
ドレイン漏れ電流	1-3	I_{DSS}	-	-	300	μA	
ON 抵抗	1-3	$R_{\text{DS(ON)}}$	-	-	1.9	Ω	
スイッチング・タイム	1-3	t_{f}	-	-	250	ns	
熱抵抗*	-	$\theta_{\text{ch-F}}$	-	-	3.0	$^{\circ}\text{C/W}$	

* MOSFET のチャネルと内部フレーム間の熱抵抗

3. ブロックダイアグラム



4. 端子機能



端子番号	記号	機能
1	D/ST	MOSFET ドレイン/起動電流入力
2	-	(抜きピン)
3	S/OCP	MOSFET ソース/過電流保護検出信号入力
4	BR	ブラウンイン・ブラウンアウト検出信号入力
5	GND	グラウンド
6	FB/OLP	定電圧制御信号入力/過負荷保護信号入力
7	-	(抜きピン)
8	VCC	制御回路電源入力/過電圧保護信号入力

5. 応用回路例

図 5-1、図 5-2 に、ブラウンイン・ブラウンアウト機能を使用した場合と使用しない場合の回路図を示します。

- 放熱効果を上げるため、D/ST 端子 (1 番ピン) のパターンは極力広くします
- V_{DS} サージ電圧が大きくなる電源仕様の場合は、P 巻線間に CRD クランプスナバ回路や、D/ST 端子と S/OCP 端子間に C、または CR ダンパースナバ回路を追加します

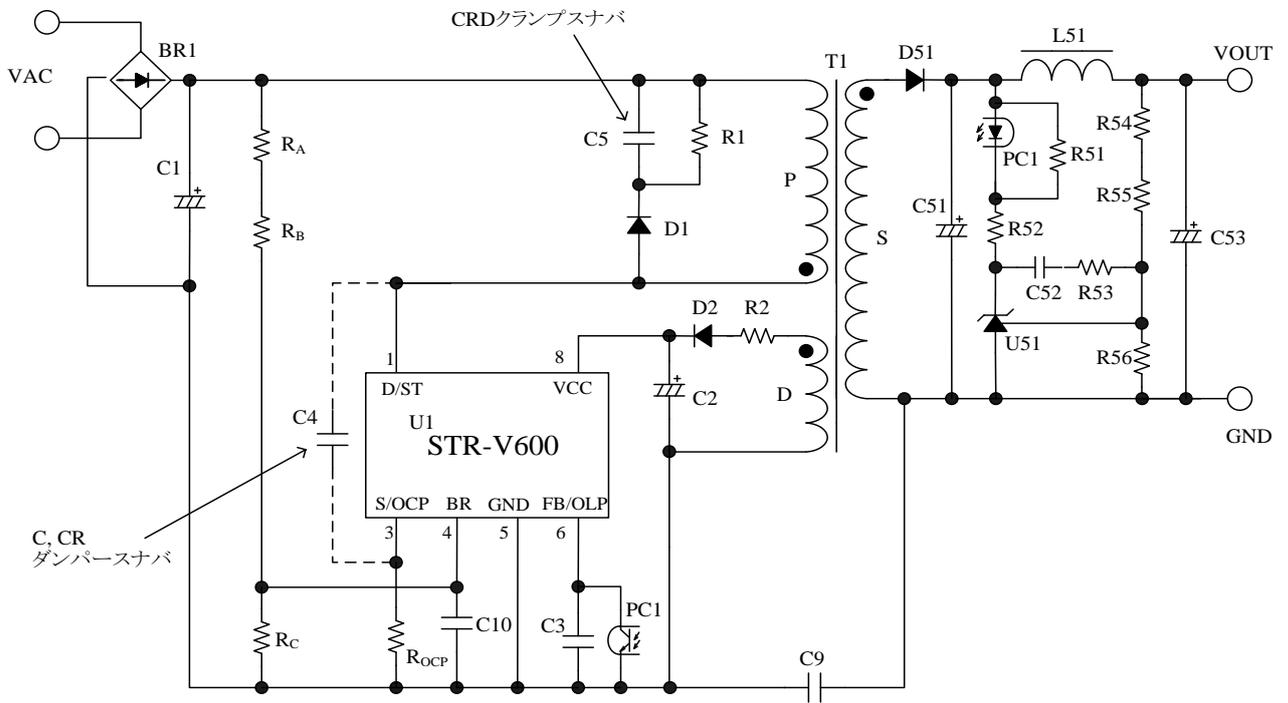


図 5-1 ブラウンイン・ブラウンアウト機能を使用した場合 (DC ライン接続)

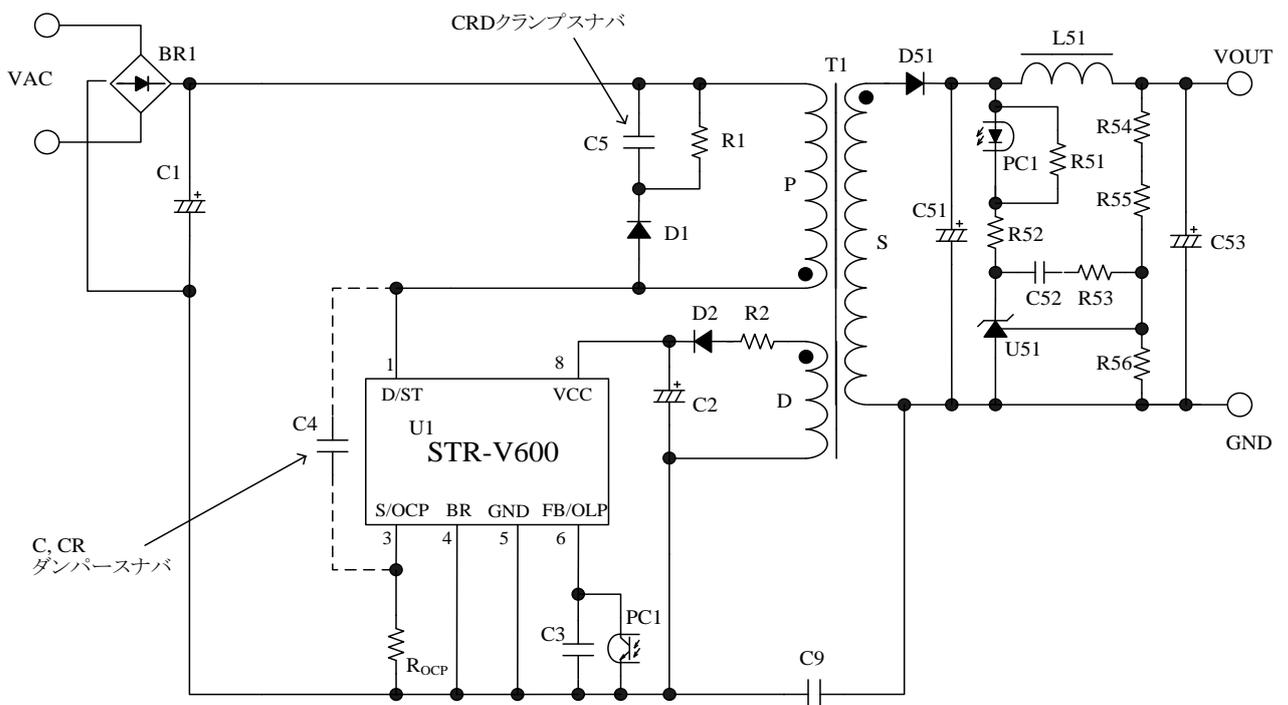


図 5-2 ブラウンイン・ブラウンアウト機能を使用しない場合

8. 動作説明

- 特記なき場合の特性数値は、TYP 値を表記します
- 電流値の極性は、IC を基準として、シンクを“+”、ソースを“-”と規定します

8.1 起動動作

BR 端子を GND に接続した、ブラウンイン・ブラウンアウト機能を使用しない場合の VCC 端子周辺回路を図 8-1 に示します。

起動回路を IC に内蔵し、起動回路は D/ST 端子に接続しています。IC 内部で定電流化した起動電流 $I_{STARTUP} = -2.5 \text{ mA}$ が、VCC 端子に接続した C2 を充電し、VCC 端子電圧が動作開始しきい値 $V_{CC(ON)} = 15.3 \text{ V}$ まで上昇すると、IC が動作を開始します。電源起動後、起動回路は自動的に IC 内部で遮断するため、起動回路による電力消費はなくなります。

IC が動作すると、VCC 端子への印加電圧は、図 8-1 の補助巻線電圧 V_D を整流平滑した電圧になります。

補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、VCC 端子電圧が次式の範囲になるように、調整します。補助巻線電圧の目安は 18 V 程度です。

$$V_{CC(BIAS)}(\text{max}) < V_{CC} < V_{CC(OVP)}(\text{min})$$

$$\Rightarrow 10.5(\text{V}) < V_{CC} < 26.0(\text{V}) \quad (1)$$

起動時間は、C2 のコンデンサ容量で決まり、起動時間の概算値は次式で求めます。

$$t_{START} \approx C2 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{STARTUP}|} \quad (2)$$

ここで、

t_{START} : 起動時間 (s)

$V_{CC(INT)}$: VCC 端子の初期電圧 (V)

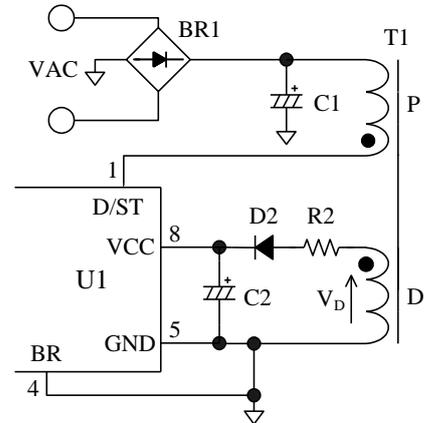


図 8-1 VCC 端子周辺回路

8.2 低入力時動作禁止回路 (UVLO : Undervoltage Lockout)

VCC 端子電圧と回路電流 I_{CC} の関係を図 8-2 に示します。

IC が動作した後、VCC 端子電圧が動作停止しきい値 $V_{CC(OFF)} = 8.1 \text{ V}$ に低下すると、低入力時動作禁止 (UVLO : Undervoltage Lockout) 回路により、スイッチング動作を停止し、再び起動前の状態に戻ります。

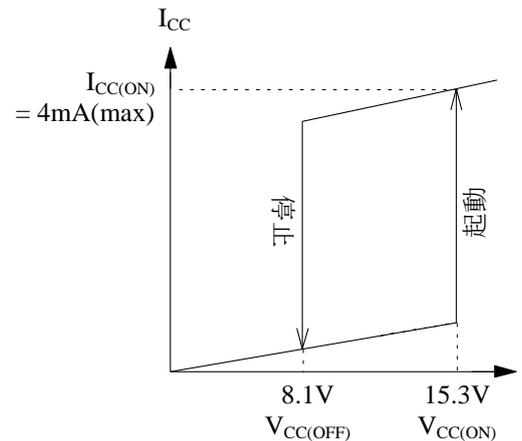


図 8-2 VCC 端子電圧 - 回路電流 I_{CC}

8.3 バイアスアシスト機能

電源起動時の VCC 端子電圧波形例を図 8-3 に示します。

VCC 端子電圧が $V_{CC(ON)} = 15.3 \text{ V}$ に達すると、IC が動作を開始し回路電流が増加するため、VCC 端子電圧が低下します。それと同時に補助巻線電圧 V_D は出力電圧の立ち上がり電圧に比例して上昇します。これら電圧のバランスが VCC 端子電圧を作ります。

パワー MOSFET がターンオフした瞬間に発生するサージ電圧は、出力巻線に誘起します。起動時の出力負荷が軽負荷の場合、この誘起した電圧が原因でフィードバック制御がかかり、出力へ送る電力を抑制する場合があります。これにより、出力電力が低下すると VCC 端子電圧も低下し、VCC 端子電圧が $V_{CC(OFF)} = 8.1 \text{ V}$ に達すると、スイッチング動作が停止して起動不良が生じる場合があります。

これを防ぐため、 $V_{CC(BIAS)} = 9.5 \text{ V}$ に低下すると、バイアスアシスト機能が動作します。バイアスアシスト機能が動作している間は、起動回路から起動電流を供給し、VCC 端子電圧の低下を抑え、VCC 端子電圧がほぼ一定電圧になるように動作します。

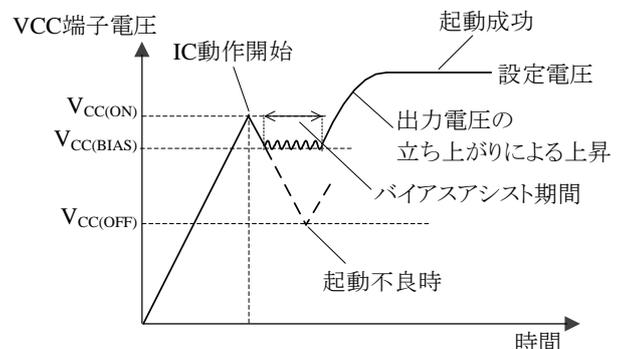


図 8-3 起動時の VCC 端子電圧

バイアスアシスト機能により、C2 は小さい容量を使用できるため、電源投入時の起動時間を短くできます。また、出力過電圧時に VCC 端子電圧の上昇が早くなるため、過電圧保護機能の応答時間も短縮できます。

なお、起動動作は、最終的に実機で動作を確認し、起動不良が起きないように調整します。

8.4 定電圧制御回路動作

出力電圧の定電圧制御は、過渡応答および安定性に優れた電流モード制御（ピーク電流モード制御）です。

FB/OLP 端子電圧は、Feedback Control 回路(3.ブロックダイアグラムの項参照)でスロープ補正が加わり、目標電圧 V_{SC} になります。電流検出抵抗の電圧 V_{ROCP} と目標電圧 V_{SC} を内部の FB コンパレータで比較し、 V_{ROCP} のピーク値が V_{SC} に近づくように制御します(図 8-4、図 8-5 参照)。

● 軽負荷の場合

負荷が軽くなると、出力電圧の上昇に伴い 2 次側エラーアンプのフィードバック電流が増加します。この電流がフォトカプラを介して流れる I_{FB} を FB/OLP 端子から引き抜くことにより、FB/OLP 端子電圧は低下します。これにより、目標電圧 V_{SC} が下がるため、 V_{ROCP} のピーク値が低下するように制御を行います。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

● 重負荷の場合

負荷が重くなると、軽負荷時の逆の動作になり、FB コンパレータの目標電圧 V_{SC} が高くなるため、ドレイン電流のピーク値が増加し、出力電圧の低下を抑えます。

ピーク電流モード制御の PWM 方式が連続モードで動作すると、ドレイン電流波形が台形波状になります。

このモードは、制御量(目標電圧 V_{SC})で決まるドレインピーク電流値が一定でも、オン期間がドレイン電流の初期値により変化するため、図 8-6 のように、オン期間がスイッチング周期の整数倍で変動するサブハーモニック発振が生じます。

これを防ぐため、FB/OLP 端子電圧信号にダウンスロープ補正信号(ON Duty が広くなるほどドレインピーク電流値を下げる信号)を加えて目標電圧 V_{SC} を作り、サブハーモニック発振を抑える制御を行います。

なお、フィードバック制御が外れる電源過渡状態(電源起動時、負荷短絡時など)では、サブハーモニック発振が発生する場合がありますが、動作上の問題はありません。

一般的に、ピーク電流モード制御は、パワーMOSFET がターンオンしたときに発生する急峻なサージ電流に、FB コンパレータや過電流保護回路(OCP)が応答し、パワーMOSFET がオフする場合があります。

この現象を防ぐため、パワーMOSFET がターンオンした瞬間からリーディング・エッジ・ブランキング時間 $t_{BW} = 330 \text{ ns}$ を設け、ターンオン時のドレイン電流サージに不応答にしています(リーディング・エッジ・ブランキング機能)。

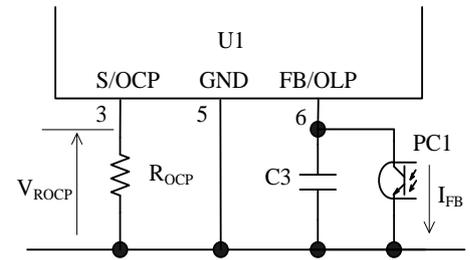


図 8-4 FB/OLP 端子周辺回路

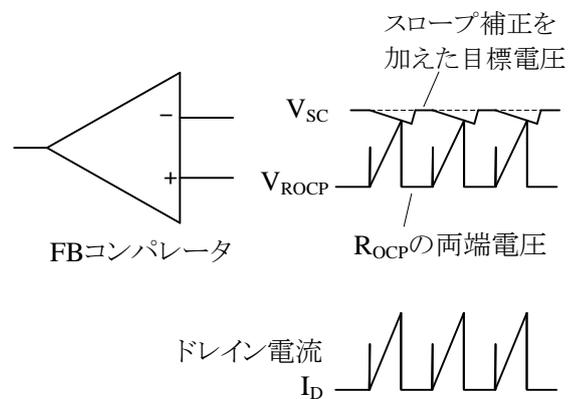


図 8-5 定常時の I_D と FB コンパレータ動作

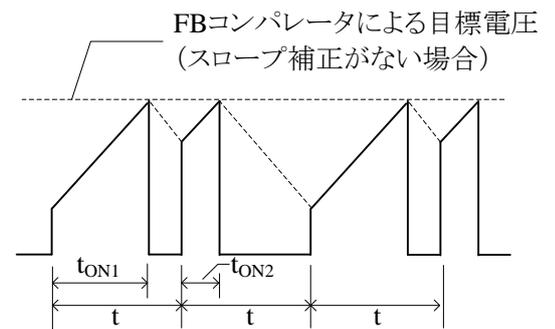


図 8-6 サブハーモニック発振時のドレイン電流波形例

8.5 オートスタンバイ機能

オートスタンバイ機能とは、スタンバイ負荷時のドレイン電流 I_D が、最大ドレイン電流(過電流状態)の約 15~20% 以下に減少すると、自動的にスタンバイモードに切り替わり、バースト動作を行う機能です(図 8-7)。

バースト動作は、スイッチング動作を停止する期間があるため、スイッチング損失が低減し、軽負荷時の効率改善ができます。

一般的に、軽負荷時の効率をより改善するため、バースト間隔は数 kHz 以下になります。
本 IC は、バースト動作時のドレイン電流ピークを低く抑え、トランスの音鳴りを抑制します。

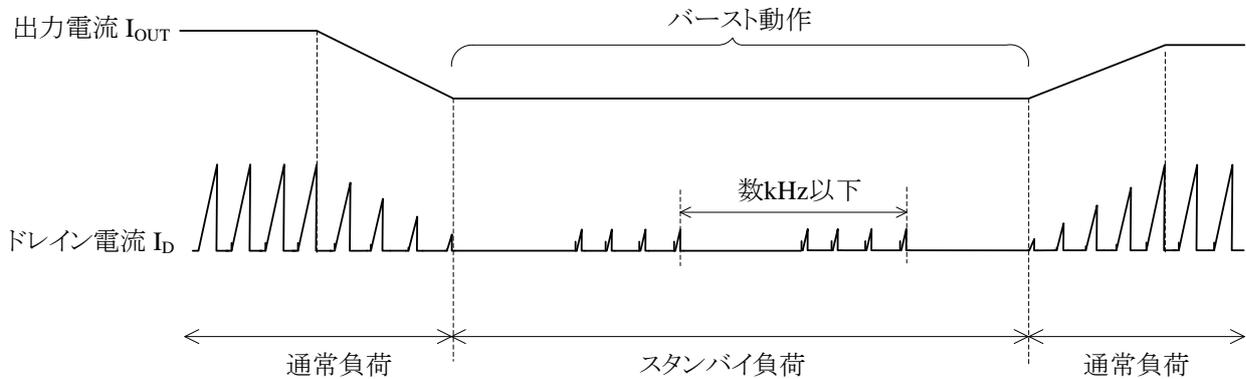


図 8-7 オートスタンバイ動作のタイミング波形

バースト動作に切り替わる過渡期間に、VCC 端子電圧が起動電流供給しきい値 $V_{CC(BIAS)} = 9.5 \text{ V}$ に低下すると、バイアスアシスト機能が動作し、起動電流 $I_{STARTUP}$ を供給します。これにより、VCC 端子電圧の低下を抑え、安定したスタンバイ動作が行えます。

なお、定常動作時(バースト動作を含む)にバイアスアシスト機能が動作すると、消費電力が増加します。このため VCC 端子電圧は常に $V_{CC(BIAS)}$ より高くする必要があるため、トランスの巻数比や図 9-2 の R2 を小さくするなどの調整が必要です(R2 の詳細は、9.1 外付け部品の項参照)。

8.6 ランダムスイッチング機能

ランダムスイッチング機能は、PWM 平均発振周波数 $f_{OSC(AVG)} = 67 \text{ kHz}$ に周波数変動を重畳する機能です。

スイッチング動作中は、 $f_{OSC(AVG)}$ に対して、 $\Delta f = \pm 5 \text{ kHz}$ の範囲でランダムに微変動します。

これにより、この機能がない製品と比較し、雑音端子電圧(コンダクションノイズ)が低減するため、入力部のノイズフィルタなどを簡略化できます。

8.7 ブラウンイン・ブラウンアウト機能

ブラウンイン・ブラウンアウト機能は、電源入力電圧が低いときにスイッチング動作を停止し、過入力電流や過熱の防止を行います。ただし、オートスタンバイモード時は本機能が無効になります。

8.7.1 ブラウンイン・ブラウンアウト機能を使用しない場合

本機能を使用しない場合は、BR 端子電圧を BR 機能無効しきい電圧 $V_{BR(DIS)} = 0.48 \text{ V}$ 以下に固定するため、図 8-8 のように BR 端子を GND へ接続します。

8.7.2 BR 端子電圧を DC ライン側で検出する場合

DC 入力電圧に比例した電圧を BR 端子に入力するため、図 8-9 のように、DC 入力 (C1) と GND 間に分圧抵抗 R_A 、 R_B 、 R_C を接続、BR 端子にコンデンサ C10 を接続します。

C1 両端の交流リップルの波高値を検出するため、負荷の影響を受けにくい検出ができます。

電源停止状態から電源入力電圧が上昇し、BR 端子電圧が BR 機能無効しきい電圧 $V_{BR(DIS)} = 0.48 \text{ V}$ より高くなるとブラウンイン・ブラウンアウト機能が有効になります。BR 端子電圧がブラウンインしきい値 $V_{BR(IN)} = 5.6 \text{ V}$ 以上、かつ VCC 端子電圧が $V_{CC(ON)}$ 以上になると、スイッチング動作を開始します。

電源動作状態から電源入力電圧が低下して、BR 端子電圧がブラウンアウトしきい値 $V_{BR(OUT)} = 4.8 \text{ V}$ 以下に低下し、その状態が約 68ms 継続したときに、スイッチング動作を停止します。

● BR 端子周辺回路定数の設定

- R_A 、 R_B ： 数 $\text{M}\Omega$ 。高压の DC 電圧が印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします
- R_C ： 数 $100\text{k}\Omega$
- C10： $100\text{p}\sim 1000\text{pF}$ 。高周波ノイズ除去用

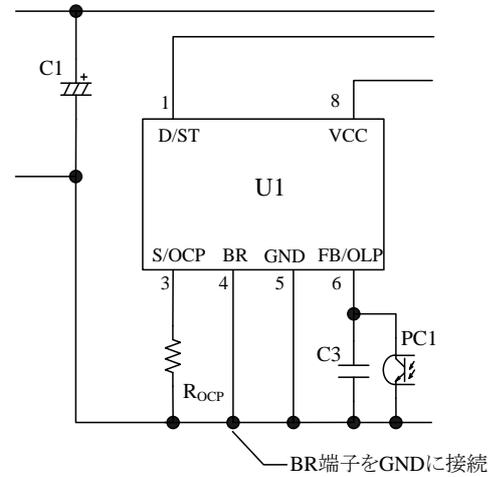


図 8-8 ブラウンイン・ブラウンアウト機能を使用しない場合

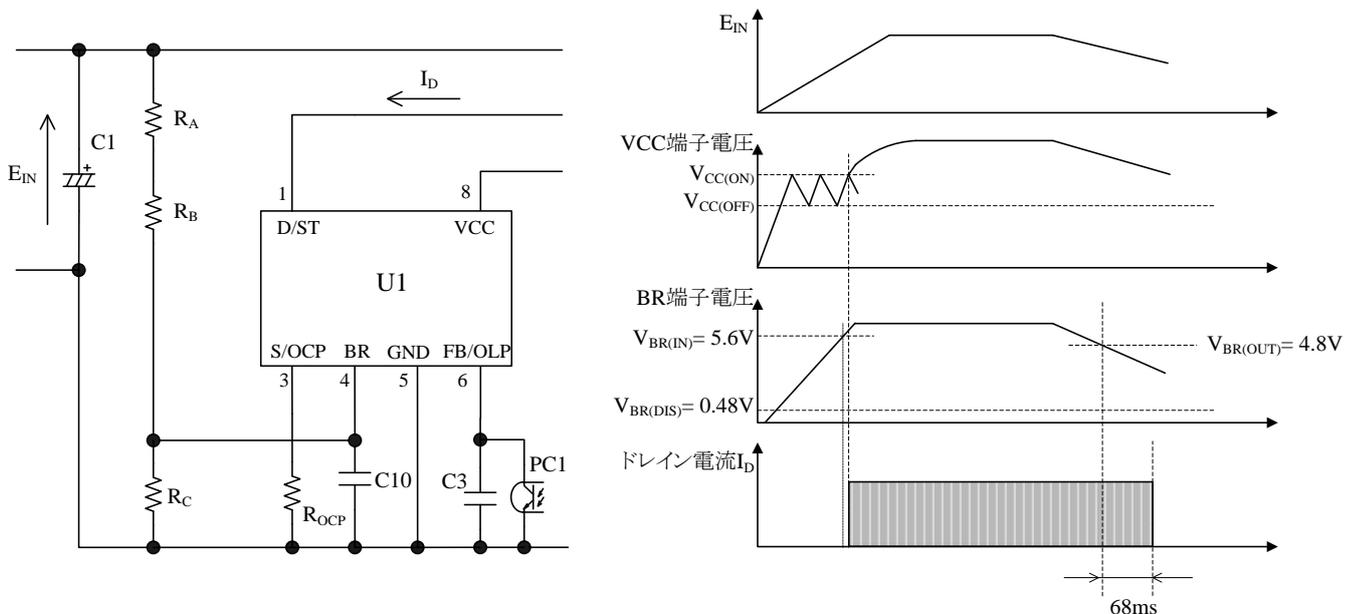


図 8-9 ブラウンイン・ブラウンアウト機能 (DC ライン接続)

8.7.3 BR 端子電圧を AC ライン側で検出する場合

電源入力電圧に比例した電圧を BR 端子に入力するため、図 8-10 のように、電源入力ラインの片側と GND 間に分圧抵抗 R_A 、 R_B 、 R_C を接続、BR 端子にコンデンサ C_{10} 、BR 端子と VCC 端子間に抵抗 R_9 を接続します。

電源入力側を検出するため、 C_1 の充放電時間や、負荷の影響を受けにくい検出ができます。

また、この検出方法の場合、高速でラッチを解除できます。

電源停止状態から電源入力電圧が上昇し、BR 端子電圧が BR 機能無効しきい電圧 $V_{BR(DIS)} = 0.48 \text{ V}$ より高くなるとブラウンイン・ブラウンアウト機能が有効になります。BR 端子電圧がブラウンインしきい値 $V_{BR(IN)} = 5.6 \text{ V}$ 以上、かつ VCC 端子電圧が $V_{CC(ON)}$ 以上になると、スイッチング動作を開始します。

電源動作状態から電源入力電圧が低下して、BR 端子電圧がブラウンアウトしきい値 $V_{BR(OUT)} = 4.8 \text{ V}$ 以下に低下し、その状態が約 68ms 継続したときに、スイッチング動作を停止します。

● BR 端子周辺回路定数の設定

- R_A 、 R_B : 数 $\text{M}\Omega$ 。高压の DC 電圧が印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします
- R_C : 数 $100\text{k}\Omega$
- C_{10} : $0.047\mu\text{F} \sim 0.47\mu\text{F}$ 。AC リップルを除去用。 R_A 、 R_B 、 R_C の値に応じて調整します
- R_9 : ブラウンイン・ブラウンアウト機能を有効にするため、VCC 端子電圧が $V_{CC(OFF)} = 8.1 \text{ V}$ のときに、BR 端子電圧が $V_{BR(DIS)} = 0.48 \text{ V}$ より高くなるように調整します

● 高速ラッチ解除

図 8-10 の BR 端子電圧を AC ライン側で検出する場合は、電源入力電圧をオフすると高速でラッチを解除できます。過電圧保護 (OVP)、過熱保護 (TSD) の各動作時は、ラッチモードでスイッチング動作を停止します。ラッチの解除は、VCC 端子電圧を動作停止しきい値 $V_{CC(OFF)} = 8.1 \text{ V}$ 以下にするか、BR 端子電圧をブラウンアウトしきい値 $V_{BR(OUT)} = 4.8 \text{ V}$ 以下にすることで行います。

VCC 端子電圧の低下でラッチを解除する場合、ラッチ解除に要する時間が C_1 の放電時間で決まるため、解除電圧に低下するまでに時間がかかります。

しかし、図 8-10 の回路の場合、電源入力電圧 V_{AC} をオフすると、BR 端子電圧が即座に低下してラッチを解除するため、ラッチ解除に要する時間を大幅に短縮できます。

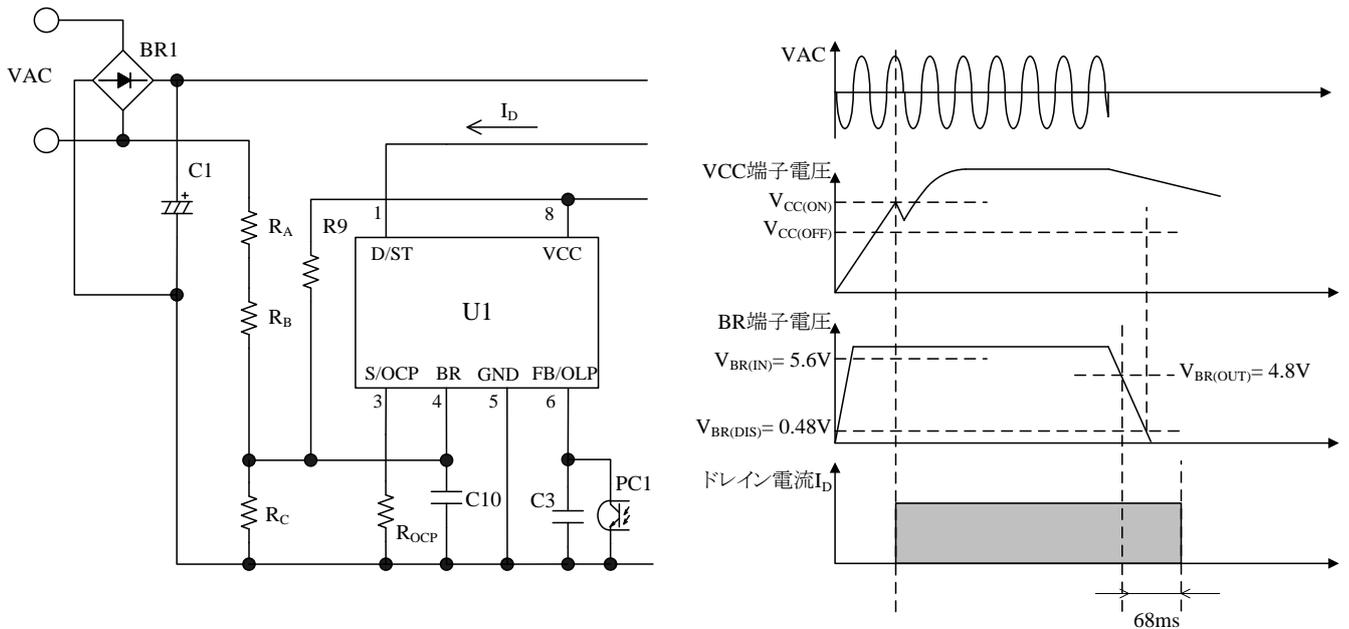


図 8-10 ブラウンイン・ブラウンアウト機能 (AC ライン接続)

8.8 過電流保護機能 (OCP)

過電流保護機能 (OCP) は、パワー MOSFET のドレインピーク電流値を、電流検出抵抗 R_{OCP} で検出し、OCP 端子電圧が過電流検出しきい値に達すると、パワー MOSFET をターンオフして電力を制限します (パルス・バイ・パルス方式)。

一般的な PWM 制御 IC は、制御系を含めた回路に伝播遅延時間があるため、電源入力電圧が高く、ドレイン電流傾斜が急峻なほど、実際に流れるドレインピーク電流は、IC 内部の過電流しきい値よりも大きくなります。

これにより、出力過負荷特性は、図 8-11 のように、電源入力電圧の変化に対し、OCP 動作時の出力電流にバラツキが生じる傾向があります。

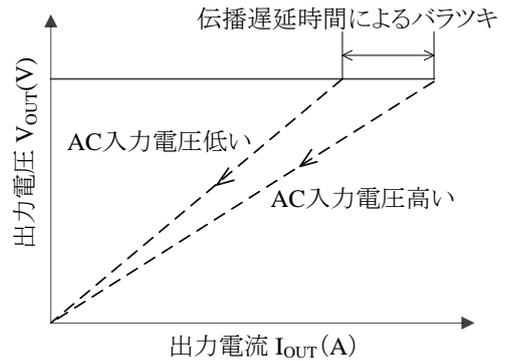


図 8-11 過電流入力補正がない場合の出力過負荷特性

この OCP 動作時の出力電流バラツキを低減するため、入力補正機能を内蔵しています。

入力補正機能とは、電源入力電圧に対し、図 8-12 に示す一定の傾斜を持つ補正信号を S/OCP 端子の検出信号に重畳して、過電流しきい値を変える機能です。

電源入力電圧が低い (ON Duty が広い) ときは、電源入力電圧が高い (ON Duty が狭い) とときよりも、補正後の過電流しきい値が高くなるため、OCP 動作時の出力電流の差が小さくなります。

この機能により、外付け部品を追加せずに、過電流保護機能の電源入力電圧依存性を抑制できます。

補正信号量はオン時間に依存し、オン時間に対する補正後の OCP しきい電圧 $V_{OCP(ONTime)}$ は次式で求めます。

ただし、ON Duty が 36% 以上の場合、 $V_{OCP(H)} = 0.9V$ 一定になります。

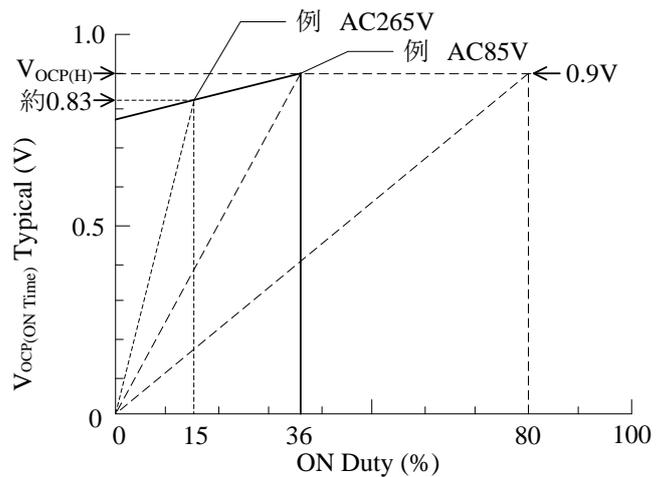


図 8-12 ON Duty と補正後の過電流しきい値

$$V_{OCP(ONTime)}(V) = V_{OCP(L)}(V) + DPC(mV/\mu s) \times ONTime(\mu s) \quad (3)$$

ここで、

$V_{OCP(L)}$: ゼロ ON duty 時 OCP しきい電圧 (V)、0.78 V

DPC: 過電流補正值 (mV/ μs)、20 mV/ μs

ONTime: パワー MOSFET のオン時間 (μs)

$$ONTime = \frac{ONDuty}{f_{OSC(AVG)}}$$

8.9 過電圧保護機能 (OVP)

VCC 端子と GND 端子間に、OVP しきい値 $V_{CC(OVP)} = 29V$ 以上の電圧が印加すると、過電圧保護機能が動作し、ラッチモードでスイッチング動作を停止します。

スイッチング動作が停止すると、VCC 端子電圧は下降し始め、 $V_{CC(BIAS)} = 9.5V$ まで低下すると、起動回路が動作します。起動回路が動作すると、起動電流を VCC 端子に供給して、 $V_{CC(OFF)} = 8.1V$ まで低下することを防ぎ、ラッチ状態を保持します。

ラッチの解除は、電源入力電圧をオフにして、VCC 端子電圧を $V_{CC(OFF)} = 8.1V$ 以下にすることで行います。

8.7.3 の項の BR 端子電圧を AC ライン側で検出する場合は、高速ラッチ解除により BR 端子電圧が $V_{BR(OUT)} = 4.8V$ 以下になるとラッチを解除します。

VCC 端子電圧をトランスの補助巻線から供給する場合は、VCC 端子電圧が出力電圧に比例するため、出力電圧検出回路オープン時などの 2 次側の過電圧を検出できます。

この場合、過電圧保護動作時の 2 次側出力電圧の概算値は次式で求めます。

$$V_{OUT(OVP)} \approx \frac{\text{通常動作時出力電圧 } V_{OUT}}{\text{通常動作時 VCC 端子電圧}} \times 29V \quad (4)$$

8.10 過負荷保護機能(OLP)

図 8-13 に FB/OLP 端子の周辺回路、図 8-14 に OLP 動作時の波形を示します。

過負荷状態(過電流動作によりドレインピーク電流値を制限している状態)になると、出力電圧が低下し、2次側のエラーアンプがカットオフして、フォトカプラに流れるフィードバック電流がゼロになります。

このため、フィードバック電流 I_{FB} は FB/OLP 端子に接続している C3 を充電し、FB/OLP 端子電圧が上昇します。

FB/OLP 端子電圧が、OLP しきい値 $V_{FB(OLP)} = 8.1 \text{ V}$ を超えている状態を OLP 遅延時間 $t_{OLP} = 68 \text{ ms}$ 継続すると、過負荷保護回路が動作してスイッチング動作を停止します。

OLP 動作時はバイアスアシスト機能が無効になるため、VCC 端子電圧は動作停止しきい値 $V_{CC(OFF)} = 8.1 \text{ V}$ まで低下し、低入力時動作禁止(UVLO: Undervoltage Lockout)回路によりスイッチング動作が停止して、起動前の状態になります。

その後、起動回路が動作し、起動電流により VCC 端子電圧が動作開始しきい値 $V_{CC(ON)} = 15.3 \text{ V}$ に達すると、再びスイッチング動作を開始します。このように、過負荷状態のときは UVLO による間欠発振動作を繰り返します。

この間欠発振動作により、パワーMOSFETや2次側整流ダイオードなどの部品ストレスが低減します。さらに、スイッチング期間は、発振停止期間より短いため、間欠動作中の消費電力が小さくなります。

過負荷の要因を取り除くと、通常の動作に自動復帰します。

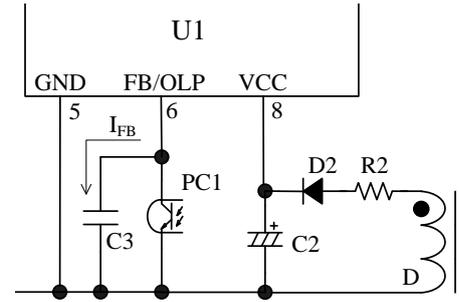


図 8-13 FB/OLP 端子周辺回路

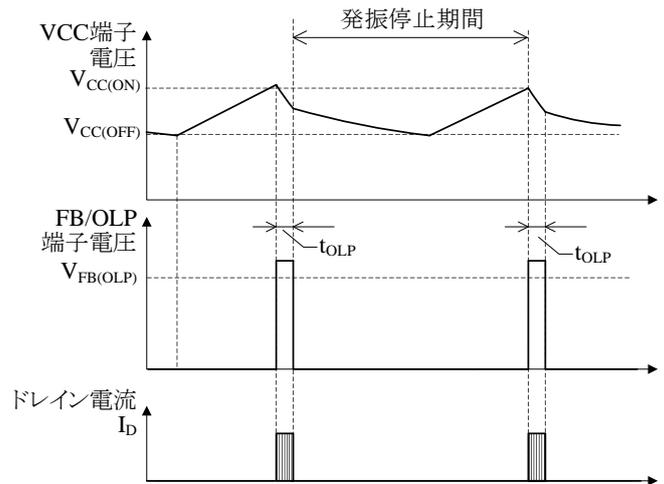


図 8-14 OLP 動作波形

8.11 過熱保護回路(TSD)

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 135 \text{ }^\circ\text{C}$ (min)以上に達すると、過熱保護機能が動作し、8.9 過電圧保護機能(OVP)の項と同様に、ラッチモードでスイッチング動作を停止します。

ラッチの解除は、電源入力電圧をオフにして、VCC 端子電圧を $V_{CC(OFF)} = 8.1 \text{ V}$ 以下にすることで行います。

8.7.3 の項の BR 端子電圧を AC ライン側で検出する場合は、高速ラッチ解除により BR 端子電圧が $V_{BR(OUT)} = 4.8 \text{ V}$ 以下になるとラッチを解除します。

9. 設計上の注意点

9.1 外付け部品

各部品は使用条件に適合したものを使用します。

- 入力、出力の平滑用電解コンデンサ
電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。
出力側の電解コンデンサは、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを推奨します。

- 電流検出用抵抗 R_{OCP}
図 9-1 に示す電流検出用抵抗 R_{OCP} は、高周波スイッチング電流が流れるので、内部インダクタンスの大きなものを使用すると、誤動作の原因になります。内部インダクタンスが小さく、かつサージ耐量の大きいタイプを使用します。

- BR 端子周辺回路
ブラウンイン、ブラウンアウト機能を使用する場合、BR 端子電圧を AC ライン側で検出する方法と DC ライン側で検出する方法があります。詳細は 8.7 ブラウンイン・ブラウンアウト機能の項参照。

- FB/OLP 端子周辺回路
図 9-1 に示す FB/OLP 端子と GND 端子間のコンデンサ C3 は、高周波ノイズ除去、位相補償用です。C3 の容量は $2200p \sim 0.01\mu F$ 程度が目安で、FB/OLP 端子と GND 端子近くに接続します。
C3 は最終的に実機で動作を確認し、定数を調整します。

- VCC 端子周辺回路
図 9-2 に VCC 端子周辺回路を示します。
一般的な電源仕様の場合、C2 の容量は $10\mu \sim 47\mu F$ 程度を接続します (C2 は起動時間に影響するので、8.1 起動動作の項参照)。
また、実際の電源回路は、図 9-3 のように出力電流 I_{OUT} により VCC 端子電圧が増加し、過電圧保護動作 (OVP) になる場合があります。これは、パワー MOSFET がターンオフした瞬間に発生するサージ電圧が補助巻線にも誘起し、C2 をピーク充電するためです。これを防ぐには、図 9-2 のように、整流用ダイオード D2 と直列に、抵抗 R2 の追加が有効です。R2 は数 $\Omega \sim$ 数十 Ω 程度です。
ただし、出力電流に対する VCC 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて R2 を最適値に調整する必要があります。

- 位相補償
一般的なシャントレギュレータ (U51) を使用した 2 次側エラーアンプ周辺部の回路構成を図 9-4 に示します。
C52 は位相補償用のコンデンサです。容量は、 $0.047\mu \sim 0.47\mu F$ 程度を選定します。最終的に実機で動作を確認し、定数を調整します。

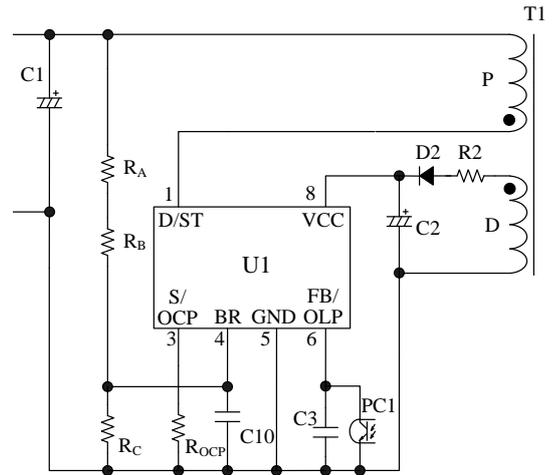


図 9-1 IC 周辺回路

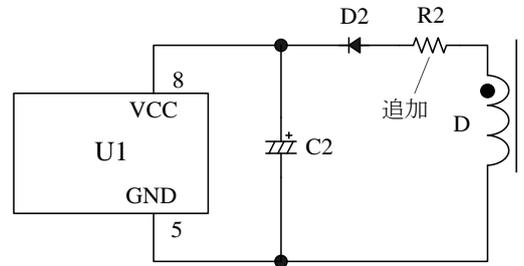


図 9-2 VCC 端子周辺回路

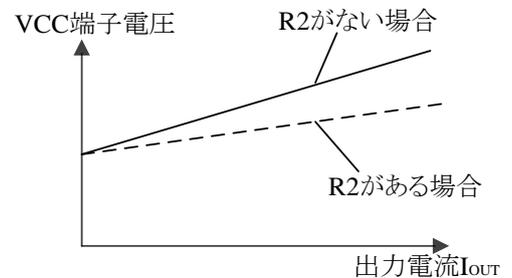


図 9-3 R2 による出力電流 I_{OUT} と VCC 端子電圧

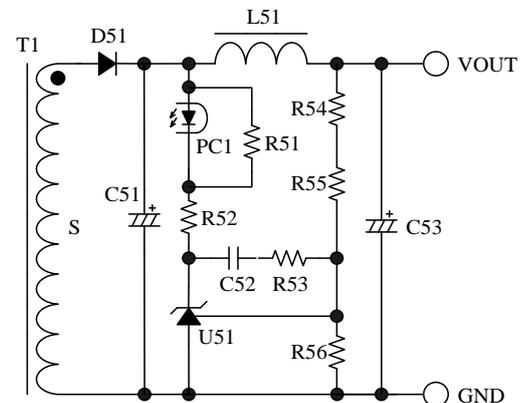


図 9-4 2 次側シャントレギュレータ (U51) の周辺回路

●トランス

トランスは、銅損・鉄損による温度上昇に対し、適宜設計マージンを設けます。スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。

トランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が 3~4A/mm² 前後を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。

- 巻線の本数を増やす
- リッツ線を使用する
- 線径を太くする

次の場合、出力電流 I_{OUT} に対する VCC 端子電圧の変化率が悪化するため、トランス設計時は補助巻線 D の巻き位置に注意が必要です。

- トランスの 1 次と 2 次間の結合が悪く、サージ電圧が高くなる場合 (低出力電圧、大電流負荷仕様など)
- 補助巻線 D と 2 次側安定化出力巻線 (出力電圧をフィードバックして、定電圧制御する出力ラインの巻線) の結合が悪く、サージ電圧の変動を受けやすい場合

VCC 端子のサージ電圧の影響を低減するため、補助巻線 D の巻き位置を考慮したトランス参考例を図 9-5 に示します。

●巻線構造例①

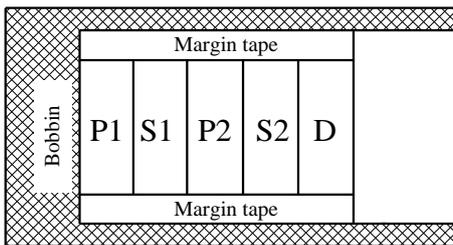
補助巻線 D を 1 次側巻線 P1 と P2 から離す構造

ここで、P1、P2 は 1 次側巻線を 2 分割した巻線を表します

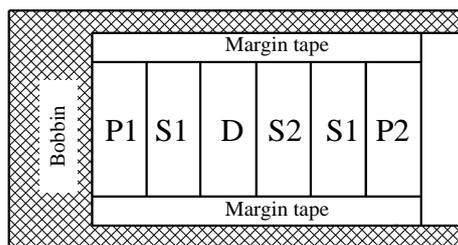
●巻線構造例②

2 次側安定化出力巻線 S1 と補助巻線 D の結合を良くする構造

ここで、S1 は出力巻線の中で定電圧制御される、安定化出力巻線を表します



巻線構造例①



巻線構造例②

- P1、P2 : 1次側主巻線
- D : 1次側補助巻線
- S1 : 2次側安定化出力巻線
- S2 : 2次側出力巻線

図 9-5 巻線構造例

9.2 パターン設計

パターン配線および実装条件によって、動作や、ノイズ、損失などに大きな影響が現れるため、配線の引き回し、部品配置には十分な注意が必要です。

図 9-6 に示すように、高周波電流がループを作る部分は、ラインパターンを“太く”、部品間の配線を“短く”、ループ内面積を極力“小さく”して、ラインインピーダンスを下げたパターン設計を行います。

アースラインは輻射ノイズに大きな影響を与えるため、極力“太く”、“短く”配線します。

スイッチング電源は、高周波かつ高電圧の電流経路が存在するため、安全規格面を考慮した部品配置およびパターン距離が必要です。

パワー-MOSFET の ON 抵抗 R_{DS(ON)} は、正の温度係数のため、熱設計に注意します。

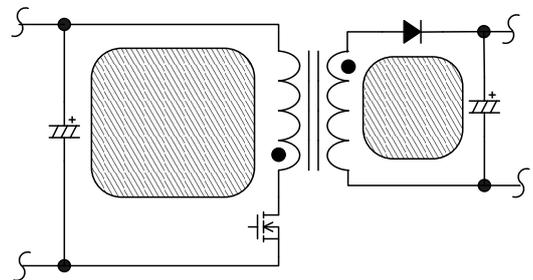


図 9-6 高周波ループ (斜線部分)

IC 周辺回路および 2 次側整流平滑回路の接続例を図 9-7 に示します。

● IC 周辺回路

(1) S/OCP 端子周り (S/OCP 端子～R_{OCP}～C1～T1 (P 巻線)～D/ST 端子)

このパターンは、スイッチング電流が流れる主回路パターンのため、極力“太く”、“短く”配線します。

IC と C1 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、フィルムまたはセラミックコンデンサ (0.1μF 程度:印加電圧に適した耐圧品)などを追加します。

(2) GND 端子周り (GND 端子～C2 (-側)～T1 (D 巻線)～R2～D2～C2 (+側)～VCC 端子)

このパターンは、IC の電源供給用パターンのため、極力“太く”、“短く”配線します。

IC と C2 の距離が離れている場合は、VCC 端子と GND 端子の近くにフィルムまたはセラミックコンデンサ (0.1μ～1.0μF 程度)などを追加します。

(3) 電流検出用抵抗 R_{OCP} 周り

R_{OCP} は、S/OCP 端子の近くに配置します。

パターンの共通インピーダンスやスイッチング電流が、IC の制御回路へ影響を与えないようにするため、主回路系グランドと GND 端子パターンは R_{OCP} の根元近傍に接続します(図 9-7 の A 点)。

● 2 次側整流平滑回路 (T1 (S 巻線)～D51～C51)

このパターンは、スイッチング電流が流れるため、極力“太く”、“短く”配線します。

整流パターンが細く、長い場合は、パターンに寄生するインダクタンス成分が増加するため、パワー MOSFET がターンオフ時に生じるサージ電圧が増加します。

整流平滑回路のパターンの引き回しを考慮した設計は、パワー MOSFET の耐圧マージンを広く取れ、クランプスナバ回路のストレスおよび損失を低減できます。

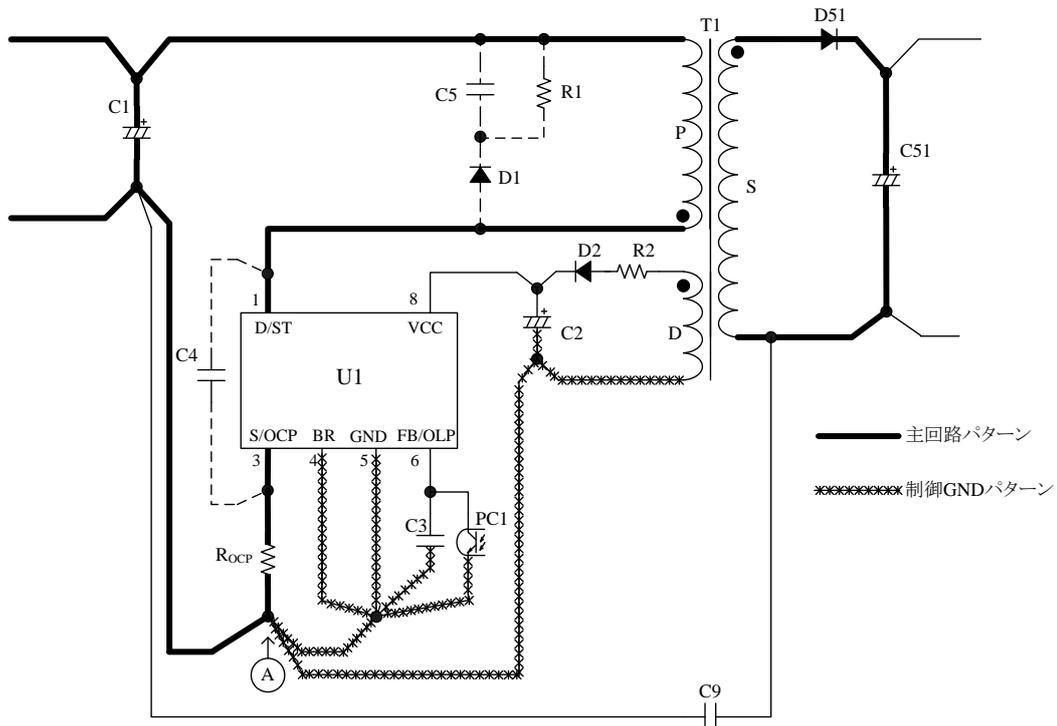


図 9-7 電源 IC 周辺回路の接続例

注意書き

- 本資料に記載している内容は、改良などにより予告なく変更することがあります。
ご使用の際には、最新の情報であることを確認してください。
- 本書に記載している動作例および回路例は、使用上の参考として示したもので、これらに起因する弊社もしくは第三者の工業所有権、知的所有権、その他の権利の侵害問題について弊社は一切責任を負いません。弊社の合意がない限り、弊社は、本資料に含まれる本製品(商品適性および特定目的または特別環境に対する適合性を含む)ならびに情報(正確性、有用性、信頼性を含む)について、明示的か黙示的かを問わず、いかなる保証もしていません。
- 弊社は品質、信頼性の向上に努めていますが、半導体製品では、ある確率での欠陥、故障の発生は避けられません。製品の故障により結果として、人身事故、火災事故、社会的な損害などが発生しないよう、使用者の責任において、装置やシステム上で十分な安全設計および確認を行ってください。
- 本書に記載している製品は、一般電子機器(家電製品、事務機器、通信端末機器、計測機器など)に使用することを意図しております。
高い信頼性を要求する装置(輸送機器とその制御装置、交通信号制御装置、防災・防火装置、各種安全装置など)への使用を検討、および一般電子機器であっても長寿命を要求する場合は、必ず弊社販売窓口へ相談してください。
極めて高い信頼性を要求する装置(航空宇宙機器、原子力制御、生命維持のための医療機器など)には、弊社の文書による合意がない限り使用しないでください。
- 本書に記載している製品の使用にあたり、本書記載の製品に他の製品・部材を組み合わせる場合、あるいはこれらの製品に物理的、化学的、その他何らかの加工・処理を施す場合には、使用者の責任においてそのリスクを検討の上行ってください。
- 本書記載の製品は耐放射線設計をしておりません。
- 弊社物流網以外での輸送、製品落下などによるトラブルについて、弊社は一切責任を負いません。
- 本書記載の内容を、文書による弊社の承諾なしに転記複製を禁じます。