

一次側検出制御 PWM オフラインスイッチング電源用 パワーIC STR5A100D シリーズ

概要

STR5A100D シリーズは、パワーMOSFET と電流モード型 PWM 制御 IC を内蔵した一次側検出方式 PWM 型スイッチング電源用パワーICです。

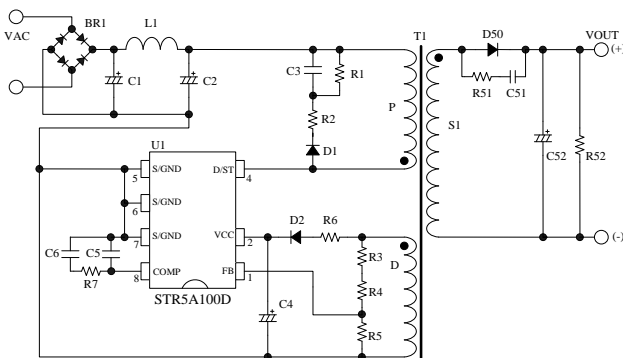
一次側検出方式は構成部品が少ないため、電源の小型化を実現できます。

低消費電力および低スタンバイ電力に対応するため、起動回路とスタンバイ機能を内蔵しており、通常動作時は PWM 動作、軽負荷時はバースト発振動作へ自動的に切り替わります。また、充実した保護機能により、コストパフォーマンスの高い電源システムを、容易に構成できます。

特長

- 一次側検出方式
- 定電圧(CV)、定電流(CC)制御
- オートスタンバイ機能
無負荷時入力電力 $P_{IN} < 30 \text{ mW}$
- 動作モード
 - 通常時-----PWM モード
 - 軽負荷時-----グリーンモード
 - スタンバイ時-----バースト発振モード
- 起動回路内蔵
(スタンバイ動作時の電力削減、起動時間の短縮)
- 電流モード型 PWM 制御
- ランダムスイッチング機能
- リーディング・エッジ・ブランキング機能
- ソフトスタート機能
(電源起動時のパワーMOSFET および二次側整流ダイオードのストレス低減)
- 保護機能
 - 過電流保護(OCP) ----- パルス・バイ・パルス
 - 過電圧保護(OVP) ----- 自動復帰
 - 過熱保護(TSD)----- 自動復帰

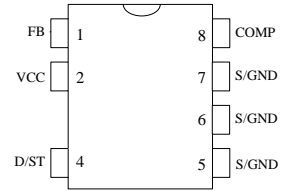
応用回路例



パッケージ DIP8



Not to scale



シリーズラインアップ

- 代表特性
 $V_{D/ST(max.)} = 730 \text{ V}$
 $f_{OSC(AVG)}(typ.) = 65 \text{ kHz}$

製品名	$R_{DS(ON)}(max.)$	$I_{DLIM(H)}$
STR5A162D	24.6 Ω	0.285 A
STR5A164D	13 Ω	0.41 A

- 出力電力, P_{OUT}^*

製品名	アダプタ		オープンフレーム	
	AC230V	AC85~265V	AC230V	AC85~265V
STR5A162D	4 W	3.5 W	5 W	4.5 W
STR5A164D	6.0 W	5.5 W	8.5 W	7 W

* トランスのコアは EI-16 を想定しています。出力電力は周囲温度 50°C における実質的な連続出力電力です。最大出力電力は連続出力電力の 120%~140% 程度まで出力可能です。ただし、コアサイズ、トランス設計時の ON Duty の設定、放熱設計により、出力電力の制限を受けることがあります。

アプリケーション

- 白物家電
- その他 SMPS

目次

概要	1
1. 絶対最大定格	3
2. 推奨動作条件	3
3. 電気的特性	3
4. 代表特性	5
5. ブロックダイアグラム	6
6. 各端子機能	6
7. 応用回路例	6
8. 外形図	7
9. 捺印仕様	7
10. 動作説明	8
10.1 起動動作	8
10.2 低入力時動作禁止回路 (UVLO)	8
10.3 補助巻線	8
10.4 ソフトスタート機能	9
10.5 一次側検出制御 (PSR)	9
10.6 定電圧 (CV) 制御	10
10.7 定電流 (CC) 制御	10
10.8 リーディング・エッジ・ブランキング機能	11
10.9 ランダムスイッチング機能	11
10.10 オートスタンバイ機能	11
10.11 過電流保護機能 (OCP)	11
10.12 過電圧保護機能 (OVP)	12
10.13 過熱保護回路 (TSD)	12
11. 設計上の注意点	13
11.1 外付け部品	13
11.2 パターン設計	15
12. パターンレイアウト例	17
13. 電源回路例	18
注意書き	20

STR5A100D シリーズ

1. 絶対最大定格

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_a = 25\text{ }^\circ\text{C}$ 、5 pin = 6 pin = 7 pin

項目	記号	条件	端子	規格値	単位	備考
FB 端子電圧	V_{FB}		1-5	7.0	V	
FB 端子流出電流	I_{FB}	シングルパルス	1-5	-10	mA	
VCC 端子電圧	V_{CC}		2-5	-0.3~32	V	
D/ST 端子電圧	$V_{D/ST}$		4-5	-0.3~730	V	
ドレインピーク電流	I_{DP}	正:シングルパルス 負:パルス幅2 μs 以内	4-5	-0.2~0.69	A	5A162D
				-0.2~0.97	A	5A164D
COMP 端子電圧	V_{COMP}		8-5	-0.3~7.0	V	
MOSFET 部許容損失 ⁽¹⁾	P_D	基板 ⁽²⁾ 実装時	-	1.53	W	
動作周囲温度	T_{OP}		-	-40~125	$^\circ\text{C}$	
保存温度	T_{stg}		-	-40~125	$^\circ\text{C}$	
ジャンクション温度	T_j		-	150	$^\circ\text{C}$	

⁽¹⁾ 図 4-3 T_A - P_D 曲線参照

⁽²⁾ 銅箔エリア 15mm×15mm

2. 推奨動作条件

推奨動作条件とは、電気的特性に示す正常な回路機能を維持するために必要な動作条件を示すものです。実働動作においては、推奨動作条件内で使用する必要があります。

項目	記号	Min.	Max.	単位	備考
動作時 D/ST 端子電圧	$V_{D/ST(OP)}$	-0.3	584	V	
動作時 VCC 端子電圧	$V_{CC(OP)}$	11	27	V	

3. 電気的特性

- 電流値の極性は、IC を基準としてシンクが“+”、ソースが“-”と規定します
- 特記がない場合の条件 $T_a = 25\text{ }^\circ\text{C}$ 、 $V_{CC} = 18\text{ V}$ 、 $V_{D/ST} = 10\text{ V}$ 、5 pin = 6 pin = 7 pin

項目	記号	条件	端子	Min.	Typ.	Max.	単位	備考
電源起動動作								
動作開始電源電圧	$V_{CC(ON)}$		2-5	13.6	15.0	16.6	V	
動作停止電源電圧	$V_{CC(OFF)}$		2-5	7.3	8.1	8.9	V	
動作時回路電流	$I_{CC(ON)}$	$V_{CC} = 12\text{ V}$	2-5	-	-	2.5	mA	
起動回路動作電圧	$V_{STARTUP}$	$V_{CC} = 13.5\text{ V}$	4-5	19	29	39	V	
起動電流	$I_{STARTUP}$	$V_{CC} = 13.5\text{ V}$ $V_{D/ST} = 100\text{ V}$	2-5	-3.7	-2.1	-0.9	mA	
PWM 動作								
平均発振周波数	$f_{OSC(AVG)}$	$V_{COMP} = 5.5\text{ V}$	4-5	57	65	73	kHz	

STR5A100D シリーズ

項目	記号	条件	端子	Min.	Typ.	Max.	単位	備考
発振周波数変動幅	Δf		4-5	-	2.8	-	kHz	
フィードバック基準電圧	$V_{FB(REF)}$		1-5	2.45	2.50	2.55	V	
フィードバック電流	$I_{FB(OP)}$	$V_{FB} = 2.4 V$	1-5	-2.4	-0.8	-	μA	
最低サンプリング期間	t_{FBMS}		1-5	-	-	2.2	μs	
スタンバイ動作しきい電圧	V_{STBOP}		8-5	1.7	2.3	3.1	V	5A162D
				1.3	2.0	2.7	V	5A164D
スタンバイ動作周期	T_{STBOP}		4-5	-	1.3	-	ms	
最大 ON Duty	D_{MAX}		4-5	50	57	64	%	
COMP 端子シンク電流	$I_{COMP(SI)}$	$V_{COMP} = 5.5 V$	8-5	-	4.5	-	μA	
COMP 端子ソース電流	$I_{COMP(SO)}$	$V_{COMP} = 2.5 V$	8-5	-	-4.5	-	μA	
エラーアンプコンダクタンス	g_m	$V_{FB} = 2.4V$ $\sim 2.6V$	-	-	16	-	μS	
保護動作								
リーディング・エッジ・ブラン キング時間 ⁽¹⁾	t_{BW}		-	-	250	-	ns	
ドレイン電流制限値補正 ON Duty ⁽¹⁾	D_{DPC}		-	-	27	-	%	
ドレイン電流制限値 (ON Duty $\geq 27\%$)	$I_{DLIM(H)}$		4-5	0.250	0.285	0.320	A	5A162D
				0.36	0.41	0.46	A	5A164D
ドレイン電流制限値 (ON Duty = 0%)	$I_{DLIM(L)}$		4-5	0.210	0.242	0.280	A	5A162D
				0.29	0.34	0.39	A	5A164D
OVP しきい電圧	$V_{CC(OVP)}$		2-5	27.5	29.3	31.3	V	
定電流制御遅延時間	t_{CCD}		4-5	-	90	-	ms	
熱保護動作温度 ⁽¹⁾	$T_{j(TSD)}$		-	135	-	-	$^{\circ}C$	
熱保護ヒステリシス ⁽¹⁾	$T_{j(TSDHYS)}$		-	-	70	-	$^{\circ}C$	
MOSFET 部								
ドレイン漏れ電流	I_{DSS}	$T_j = 125^{\circ}C$ $V_{D,ST} = 584 V$	4-5	-	-	50	μA	
ON 抵抗	$R_{DS(ON)}$	$I_D = 28.5 mA$	4-5	-	21.0	24.6	Ω	5A162D
		$I_D = 41 mA$	4-5	-	11	13	Ω	5A164D
スイッチング・タイム	t_f		4-5	-	-	250	ns	
熱特性								
ジャンクション-フレーム間 熱抵抗 ⁽¹⁾⁽²⁾	θ_{j-F}		-	-	-	20	$^{\circ}C/W$	
ジャンクション-ケース間熱 抵抗 ⁽¹⁾⁽³⁾	θ_{j-C}		-	-	-	24	$^{\circ}C/W$	

⁽¹⁾ 設計保証項目

⁽²⁾ MIC のジャンクションとフレーム間の熱抵抗。フレーム温度(T_F)は 6 番端子(S/GND)の根元の温度で規定

⁽³⁾ MIC のジャンクションとケース間の熱抵抗。ケース温度(T_C)は、捺印面中央部の温度で規定

4. 代表特性

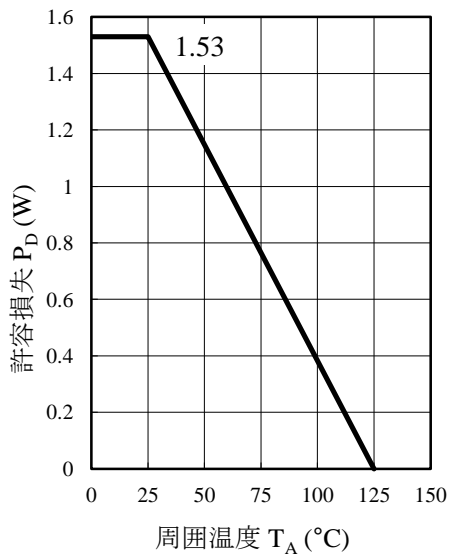


図 4-3 T_A - P_D 曲線

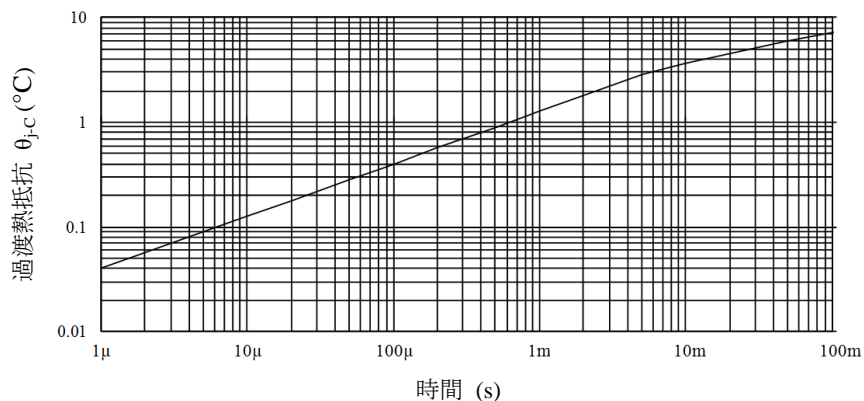


図 4-2 STR5A162D 過渡熱抵抗曲線

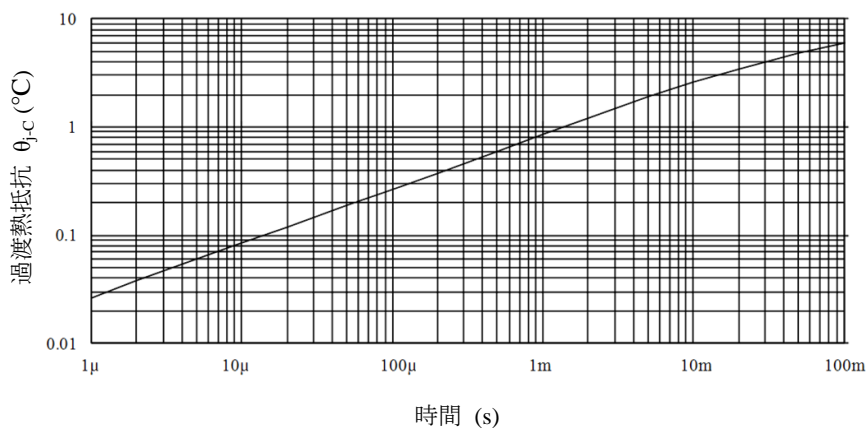
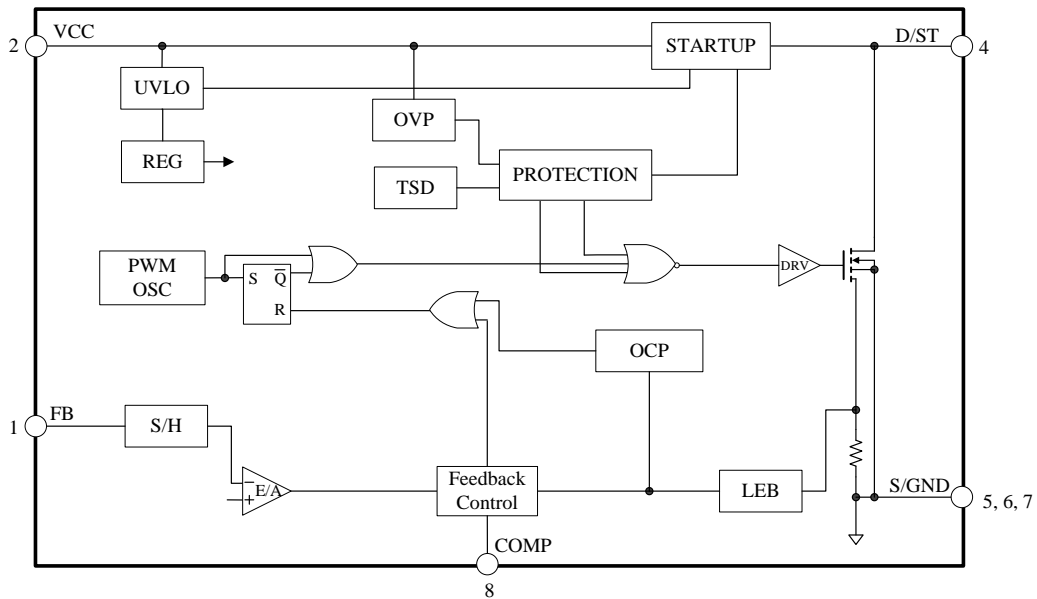


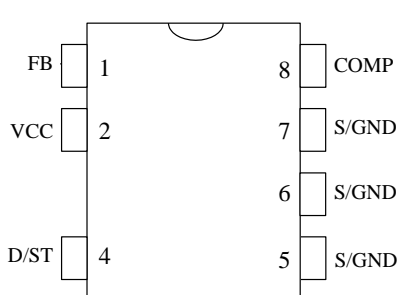
図 4-2 STR5A164D 過渡熱抵抗曲線

STR5A100D シリーズ

5. ブロックダイアグラム

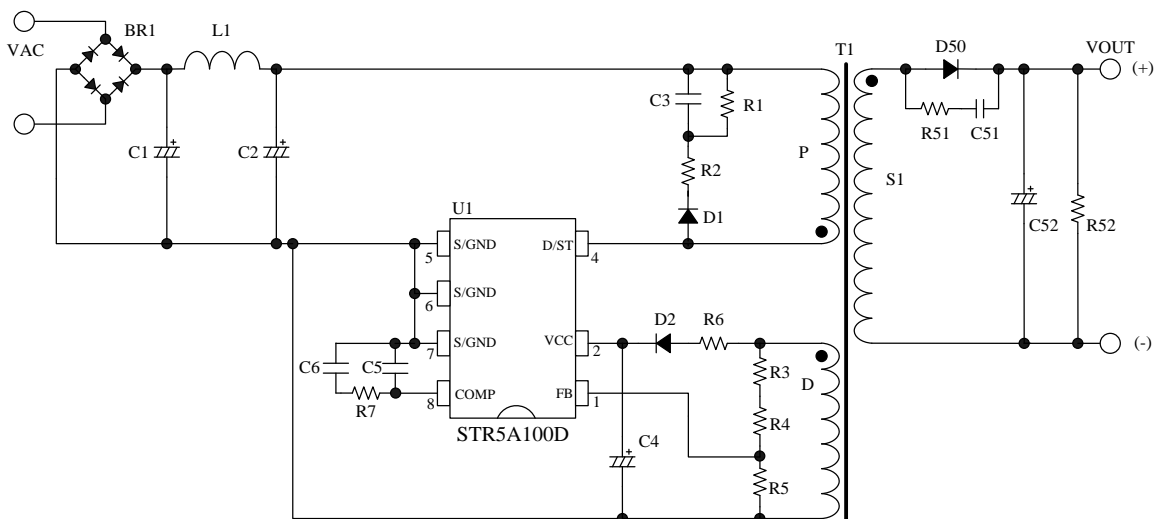


6. 各端子機能



端子番号	記号	機能
1	FB	定電圧制御信号入力
2	VCC	制御回路電源入力/過電圧保護信号入力
3	-	(抜きピン)
4	D/ST	MOSFET ドレイン/起動電流入力
5	S/GND	MOSFET ソース/グラウンド
6		
7		
8	COMP	位相補償入力

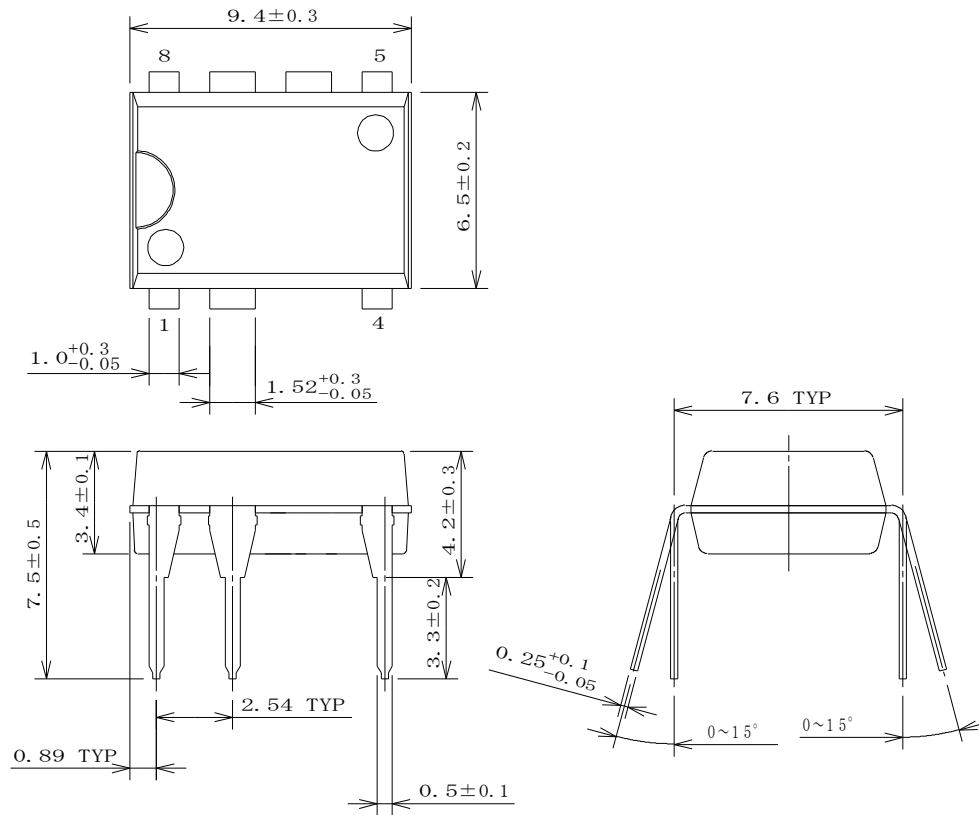
7. 応用回路例



STR5A100D シリーズ

8. 外形図

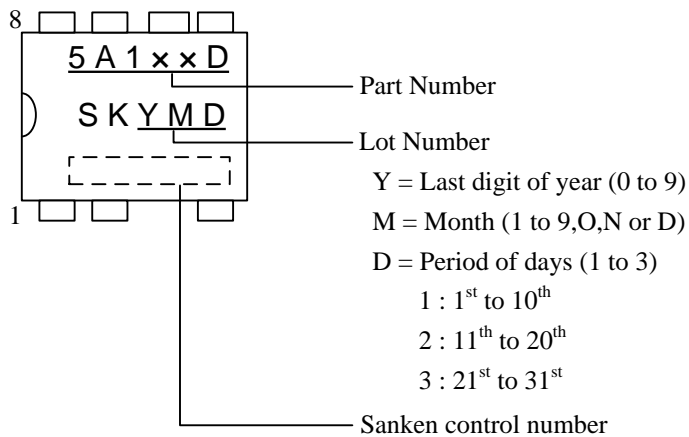
DIP8



NOTES:

- 1) 単位 : mm
- 2) Pbフリー品(RoHS対応)

9. 捺印仕様



10. 動作説明

- 特記なき場合の特性数値は、Typ. 値を表記します
- 電流値の極性は、IC を基準として、シンクを“+”、ソースを“-”と規定します

10.1 起動動作

VCC 端子周辺回路を図 10-1 に示します。
 本 IC は起動回路を内蔵し、起動回路は D/ST 端子に接続しています。D/ST 端子の電圧が起動回路動作電圧 $V_{STARTUP} = 29\text{ V}$ になると起動回路が動作します。
 IC 内部で定電流化した起動電流 $I_{STARTUP} = -2.1\text{ mA}$ は、VCC 端子に接続した電解コンデンサ C4 を充電し、VCC 端子電圧が動作開始電源電圧 $V_{CC(ON)} = 15.0\text{ V}$ まで上昇すると、制御回路が動作を開始します。
 電源起動後、起動回路は自動的に IC 内部で遮断するため、起動回路による電力消費はなくなります。
 なお、IC の起動時間の概算値は次式で算出します。

$$t_{START} = C4 \times \frac{V_{CC(ON)} - V_{CC(INT)}}{|I_{STARTUP}|} \quad (1)$$

ここで、

- t_{START} : IC の起動時間 (s)
- $V_{CC(INT)}$: VCC 端子の初期電圧 (V)

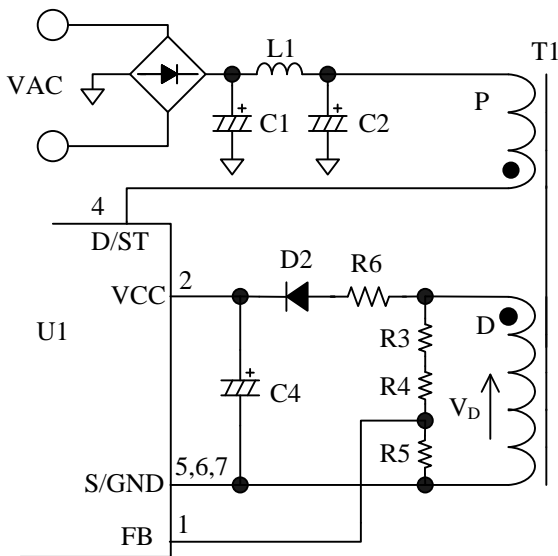


図 10-1 VCC 端子周辺回路

10.2 低入力時動作禁止回路 (UVLO)

VCC 端子電圧と回路電流 I_{CC} の関係を図 10-2 に示します。VCC 端子電圧が動作開始電源電圧 $V_{CC(ON)} = 15.0\text{ V}$ に達すると、制御回路が動作を開始し、

回路電流が増加します。制御回路動作後、VCC 端子電圧が動作停止電源電圧 $V_{CC(OFF)} = 8.1\text{ V}$ に低下すると、低入力時動作禁止 (UVLO: Undervoltage Lockout) 回路により、制御回路は動作を停止し、再び起動前の状態に戻ります。

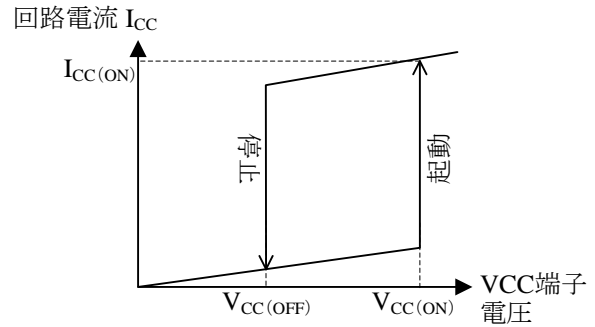


図 10-2 VCC 端子電圧と回路電流 I_{CC}

10.3 補助巻線

電源起動時の VCC 端子電圧波形例を図 10-3 に示します。VCC 端子電圧が $V_{CC(ON)} = 15.0\text{ V}$ に達すると、IC が動作開始して IC の回路電流が増加するため、VCC 端子電圧が低下します。しかし動作停止電圧を $V_{CC(OFF)} = 8.1\text{ V}$ と低く設定しているため、VCC 端子電圧が $V_{CC(OFF)}$ まで下がる前に、補助巻線 D の電圧が設定値に達し、制御回路は動作を継続します。IC が動作すると、VCC 端子への印加電圧は、図 10-1 の補助巻線電圧 V_D を整流平滑した電圧になります。補助巻線 D の巻数は、電源仕様の入出力変動範囲内で、VCC 端子電圧が次式(2)の範囲になるように、調整します。補助巻線電圧の目安は 12~16 V 程度です。

$$V_{CC(OFF)} (\text{max.}) < V_{CC} < V_{CC(OVP)} (\text{min.})$$

$$\Rightarrow 8.9 (\text{V}) < V_{CC} < 27.5 (\text{V}) \quad (2)$$

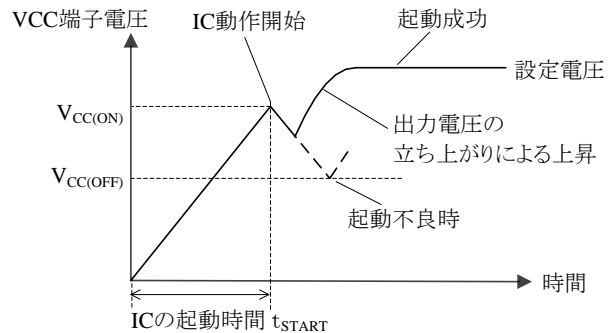


図 10-3 起動時の VCC 端子電圧

また、補助巻線電圧 V_D は、次式で決まります。

$$V_D = \frac{N_D}{N_S} \times (V_{OUT} + V_F) \quad (3)$$

ここで、

- N_D : トランスの補助巻線巻数
- N_S : トランスの二次側巻数
- V_{OUT} : 出力電圧
- V_F : 二次側整流ダイオード D50 の順方向電圧降下

なお、図 10-3 のように VCC 端子電圧が $V_{CC(OFF)}$ に達し、起動不良になる場合は、C4 の容量を大きくします。なお、容量を大きくすると IC の起動時間が長くなるので、最終的に実機で動作を確認し、定数を調整します。

10.4 ソフトスタート機能

図 10-4 に起動時の動作波形を示します。本 IC は、電源起動時にソフトスタート機能が動作します。ソフトスタート動作期間は、IC 内部で約 4.5 ms に設定しており、この期間に過電流しきい値が 7 段階でステップアップします。これにより、パワー MOSFET および二次側整流ダイオードの、電圧・電流ストレスを低減します。

ソフトスタート動作期間は、10.8 項のリーディング・エッジ・ブランキング機能が無効になるため、 $t_{BW} = 250 \text{ ns}$ 以下のオン時間になる場合があります。

また、ソフトスタート動作期間が終わり、出力電圧が設定電圧になるまでの期間は、D/ST 端子電流 I_D をドレイン電流制限値 $I_{DLIM(H)}$ で制限します。この期間を t_{LIM} とします。本 IC は、 t_{LIM} が定電流制御遅延時間 t_{CCD} 以上になると、CC モードで出力電力を制限します。そのため、起動時における t_{LIM} は、 $t_{CCD} = 90 \text{ ms}$ 未満になるように、出力の電界コンデンサの容量や、トランスの D 巻線の巻数比を調整します。

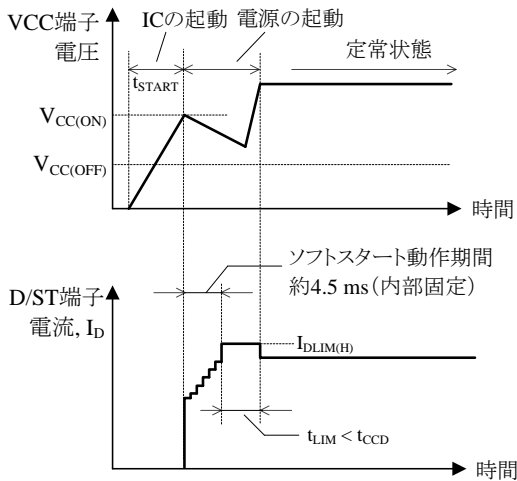


図 10-4 起動タイミング動作

10.5 一次側検出制御 (PSR)

本 IC は一次側検出制御(PSR)の電源 IC です。PSR 方式では、図 10-5 のように補助巻線電圧を抵抗分圧して FB 端子に入力します。これにより、出力を一定電圧に制御します。

図 10-6 に補助巻線電圧 V_D の検出タイミングを示します。パワー MOSFET がオフすると、トランスに蓄えたエネルギーを二次側に供給し、二次側整流ダイオードには電流 I_{D0} が流れます。トランスのエネルギーを放出した後も、パワー MOSFET はオフを継続するため、 V_D は自由振動します。この自由振動の期間は $I_{D0} = 0 \text{ A}$ です。

本 IC は V_D 波形の肩電圧 (図 10-6 の A 点) をサンプリングすることで、 V_F の影響を最小限にしたフィードバック信号を生成します。

本 IC の最低サンプリング期間 t_{FBMS} は $2.2 \mu\text{s}$ (max.) なので、サンプリング期間が最も短くなるバースト動作時 (10.10 オートスタンバイ機能参照) において、サンプリング期間が t_{FBMS} 以上確保できるようにする必要があります (図 10-6 参照)。

図 10-6 の補助巻線電圧 V_D 波形は理想的な波形です。 V_D の波形は P 巻線間の電圧波形に依存します。そこで、 V_D 波形のサージを抑制するため、図 10-5 のように P 巻線間に CRD クランプスナバ回路を追加します。

本 IC は、 V_D 波形のサンプリングの精度を上げるため、MOSFET がターンオフした瞬間から、サンプル遅延時間 t_{FBD} を設け、MOSFET ターンオフ時のサージ成分をサンプリングしないようにしています。

サージ部分の幅が $t_{FBD} = 0.9 \mu\text{s}$ を超える場合は、R1 および C3 を調整し、サージのピークおよび幅を抑え、 t_{FBD} 以下になるようにしてください。

さらに、 V_D 波形のサージ電圧のリングングを排除するため、CRD クランプスナバ回路のダイオードと直列に、抵抗 R2 を挿入し、図 10-6 のような理想的な補助巻線電圧になるよう、調整します。

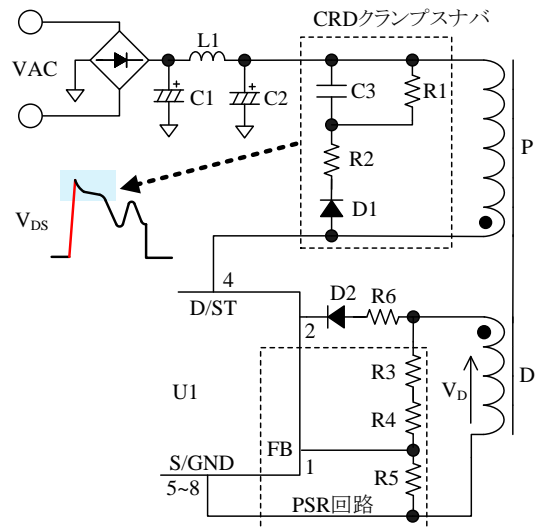


図 10-5 FB 端子周辺回路図

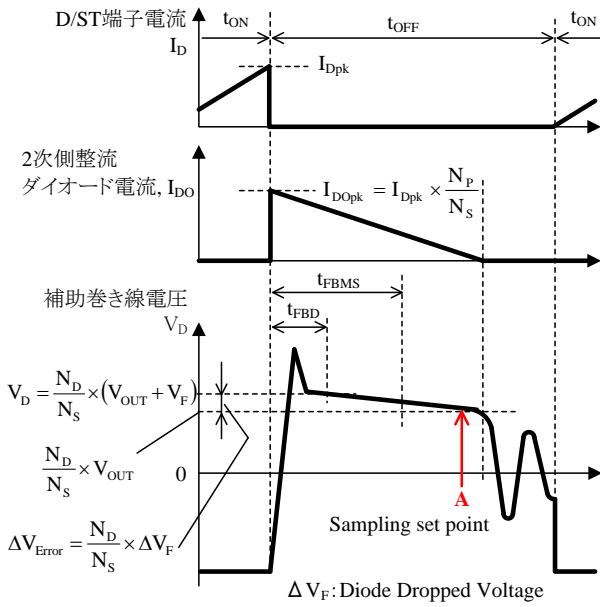


図 10-6 補助巻線電圧の検出タイミング

10.6 定電圧 (CV) 制御

出力電圧の定電圧 (CV) 制御は、過渡応答および安定性に優れたピーク電流モード制御を使用しています。本 IC は、内部の電流検出抵抗の電圧 (V_{ROCP}) と目標電圧 (V_{SC}) を内部の FB コンパレータで比較し、 V_{ROCP} のピーク値が V_{SC} に近づくように制御します。

Feedback Control 回路には、補助巻線電圧のサンプルリング値をエラーアンプで反転した電圧が入力されます。(図 10-7、図 10-8 参照)。

● 軽負荷の場合

負荷が軽くなると、出力電圧の上昇に伴い FB 端子電圧は上昇します。これにより、エラーアンプの出力電圧 (目標電圧 V_{SC}) が下がるため、 V_{ROCP} のピーク値が低下するように制御を行います。その結果、ドレイン電流のピーク値が減少し、出力電圧の上昇を抑えます。

● 重負荷の場合

負荷が重くなると、軽負荷時の逆の動作になり、FB コンパレータの目標電圧 V_{SC} が高くなるため、ドレイン電流のピーク値が増加し、出力電圧の低下を抑えます。

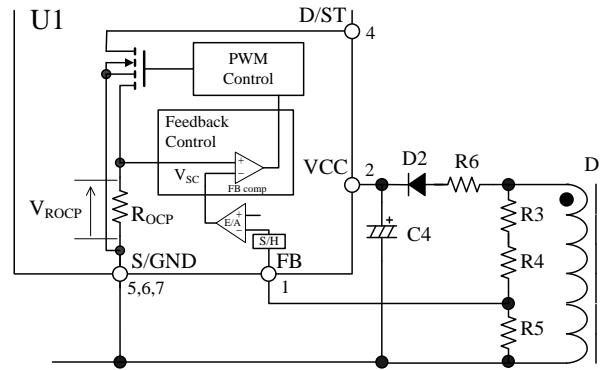


図 10-7 FB 端子周辺回路

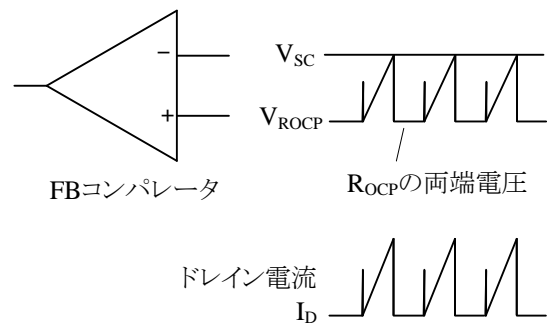


図 10-8 定常時の I_D と FB コンパレータ動作

10.7 定電流 (CC) 制御

本 IC は出力電流が一定の負荷に達し、この状態が定電流制御遅延時間 $t_{CCD} = 90 \text{ ms}$ 以上継続すると、定電流 (CC) 制御で動作します。不連続動作時には、図 10-9 のような CV/CC 特性になります。

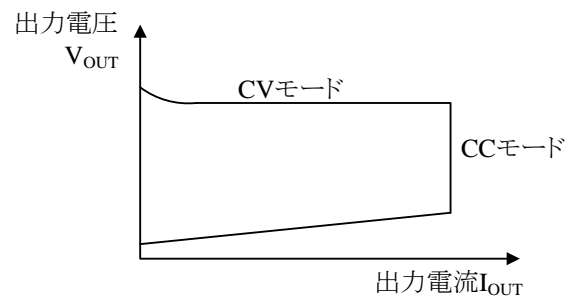


図 10-9 CV/CC 特性

出力電流が一定負荷に達すると、MOSFET のドレイン電流をドレイン電流制限値 $I_{DLIM(H)}$ に制限します。これにより、出力電圧が低下します。

本 IC は、出力の低下に応じて発振周波数を下げ、CC 制御を維持します。

出力電圧が低下すると、FB 端子の電圧も低下します。FB 端子電圧が約 1.6V 以下になると発振を停止し再起動します。出力電圧が上昇し、FB 端子電圧が約 1.6V 以上を維持するまでは、間欠発振動作を繰り返します。

10.8 リーディング・エッジ・ブランキング機能

本 IC は出力電圧の定電圧(CV)制御にピーク電流モード制御方式を使用しています。ピーク電流モード制御方式の場合、パワーMOSFET がターンオンしたときに発生する急峻なサージ電流により、FB コンパレータや過電流保護回路(OCP)が応答し、パワーMOSFET がオフする可能性があります。この現象を防ぐため、パワーMOSFET がターンオンした瞬間からブランキング時間 $t_{BW} = 250 \text{ ns}$ を設け、ターンオン時のドレイン電流サージに不応答するようにしています。

10.9 ランダムスイッチング機能

本 IC は、平均発振周波数 $f_{OSC(AVG)}$ に周波数変動を重畳する機能を内蔵しています。スイッチング動作中は、 $f_{OSC(AVG)}$ に対してランダムに微変動します。

これにより、この機能がない製品と比較し、雑音端子電圧(コンダクションノイズ)が低減するため、入力部のノイズフィルタなどを簡略化できます。

10.10 オートスタンバイ機能

オートスタンバイ機能とは、負荷が軽くなると、ドレイン電流 I_D の減少と共に、徐々に周波数が低下し(グリーンモード)、スタンバイ負荷時にはバースト発振動作に自動的に切り替わる機能です(図 10-10 参照)。

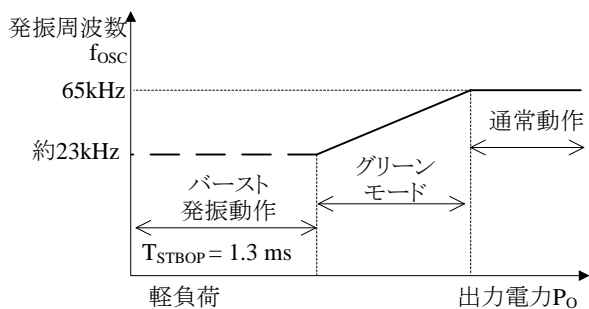


図 10-10 スタンバイ動作時の発振周波数

スイッチング損失を低減するため、グリーンモードによりスイッチング回数を減らし、バースト発振動作により一定期間スイッチング動作を停止することで、軽負荷時の効率を改善します。

バースト発振動作は、スタンバイ動作周期 $T_{STBOP} = 1.3 \text{ ms}$ 、発振周波数 約 23 kHz で動作します。軽負荷時、

バースト発振周期における最低発振回数は 2 回です(図 10-11 参照)。

また、バースト発振周期を決める発振器と、発振周波数を決める発振器は同期していないため、スタンバイ動作しきい電圧 V_{STBOP} 付近では、発振周波数が高くなる場合があります。

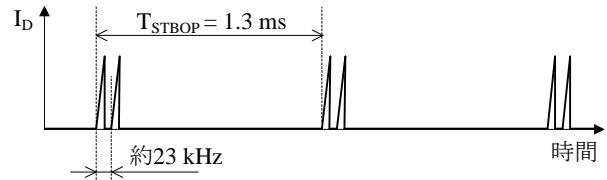


図 10-11 スタンバイ動作波形

10.11 過電流保護機能(OCP)

本 IC の過電流保護機能(OCP)は、パルス・バイ・パルス方式で電力を制限します。D/ST 端子の電流ピーク値が、ドレイン電流制限値に達すると、内部のパワーMOSFET をターンオフします。この電力を制限する動作が電流制御遅延時間 $t_{CCD} = 90 \text{ ms}$ 以上継続すると、定電流(CC)制御を行います(10.7 項参照)

<入力補正機能>

一般的な PWM 制御 IC は、制御系を含めた回路に伝播遅延時間があります。そのため、電源の入力電圧が高く、ドレイン電流傾斜が急峻なほど、実際に流れるドレインピーク電流は、ドレイン電流制限値よりも大きくなります。このように、ドレイン電流制限時のピーク電流は、入力電圧の変化に対してバラツキが生じる傾向があります。このバラツキを低減するため、本 IC は入力補正機能を内蔵しています。入力補正機能とは、入力電圧に対し、図 10-12 に示す一定の傾斜を持つ補正信号を、IC 内部の電流検出信号に重畳して、内部のしきい電圧を変える機能です。

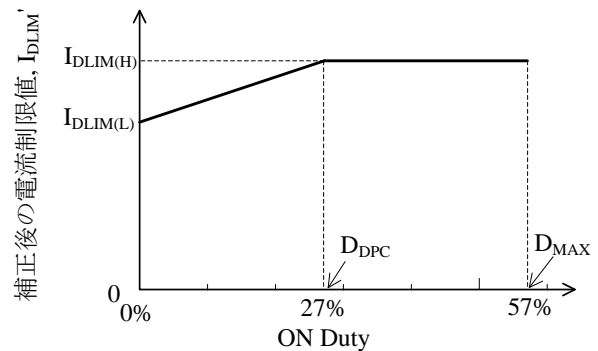


図 10-12 ON Duty と補正後の電流制限値

入力電圧が低い(ON Duty が広い)ときは、ドレイン電流制限値が高くなるように補正し、入力電圧が高い(ON Duty が狭い)ときとの差が小さくなるように制御します。

補正信号量は ON Duty に依存し、ON Duty に対する補正後の電流制限値 I_{DLIM}' は次式になります。ただし、ON Duty が 27 % 以上は、 $I_{DLIM(H)}$ 一定になります。

$$I_{DLIM}' = \frac{I_{DLIM(H)} - I_{DLIM(L)}}{27(\%)} \times \text{Duty} + I_{DLIM(L)} \quad (4)$$

ここで、

Duty : MOSFET の ON Duty (%)

$I_{DLIM(H)}$: ドレイン電流制限値(ON Duty \geq 27 %)

$I_{DLIM(L)}$: ドレイン電流制限値(ON Duty = 0 %)

	$I_{DLIM(H)}$	$I_{DLIM(L)}$
STR5A162D	0.285 A	0.242 A
STR5A164D	0.41 A	0.34 A

10.12 過電圧保護機能(OVP)

VCC 端子と S/GND 端子間に、OVP しきい電圧 $V_{CC(OVP)} = 29.3 \text{ V}$ 以上の電圧を印加すると、過電圧保護機能が動作し、スイッチング動作を停止します。

過電圧保護動作時は、VCC 端子電圧が動作停止電源電圧 $V_{CC(OFF)} = 8.1 \text{ V}$ まで低下します。 $V_{CC(OFF)}$ まで低下すると、低入力時動作禁止 (UVLO: Under voltage Lockout) 回路により、制御回路は動作を停止し、起動前の状態になります。その後、VCC 端子電圧は起動電流により上昇し、動作開始電源電圧 $V_{CC(ON)} = 15.0 \text{ V}$ に達すると、制御回路が再び動作します。このように、過電圧状態のときは ULVO による間欠発振動作を繰り返します。

この間欠発振動作により、パワー-MOSFET や二次側整流ダイオードなどの部品ストレスを低減します。さらに、スイッチング期間が発振停止期間より短いいため、間欠動作中の消費電力を小さくできます。

過電圧の要因を取り除くと、通常の動作に自動復帰します。

VCC 端子電圧をトランスの補助巻線から供給する場合は、VCC 端子電圧が FB 端子電圧に比例するため、FB 端子オープン時などの過電圧を検出できます。

この場合、過電圧保護動作時の二次側出力電圧 $V_{OUT(OVP)}$ の概算値は、次式になります。

$$V_{OUT(OVP)} = \frac{V_{OUT(NORMAL)}}{V_{CC(NORMAL)}} \times 29.3 \quad (5)$$

ここで、

$V_{OUT(NORMAL)}$: 定常動作時の出力電圧

$V_{CC(NORMAL)}$: 定常動作時の VCC 端子電圧

10.13 過熱保護回路(TSD)

図 10-13 に TSD 動作波形を示します。

IC の制御回路部の温度が、熱保護動作温度 $T_{j(TSD)} = 135 \text{ }^\circ\text{C}$ 以上に達すると、過熱保護機能(TSD)が動作します。

TSD には温度ヒステリシスがあります。TSD が動作すると、スイッチング動作を停止し、VCC 端子電圧が低下します。VCC 端子電圧が約 9.4 V まで低下すると、バイアスアシスト機能が動作し、VCC 端子電圧を $V_{CC(OFF)}$ 以上に保持します。

ジャンクション温度が $T_{j(TSD)} - T_{j(TSD)HYS}$ 以下になると、バイアスアシスト機能は無効になり、VCC 端子電圧は低下します。VCC 端子電圧が $V_{CC(OFF)}$ になると制御回路は動作を停止します。その後、VCC 端子電圧は起動電流により上昇し、 $V_{CC(ON)}$ に達すると、制御回路が再び動作します。このように、過熱状態のときは、TSD と UVLO による間欠発振動作を繰り返します。

過熱の要因を取り除き、IC 制御回路部の温度が $T_{j(TSD)} - T_{j(TSD)HYS}$ 以下になると通常の動作に自動復帰します。

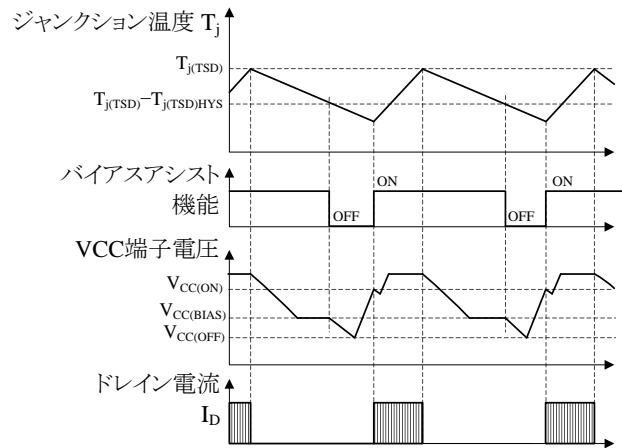


図 10-13 TSD 動作波形

11. 設計上の注意点

11.1 外付け部品

各部品は使用条件に適合したものを使用します。

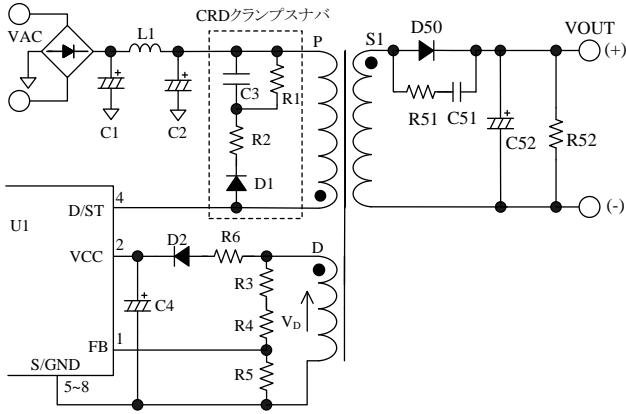


図 11-1 FB 端子、VCC 端子周辺回路図

- 入力、出力の平滑用電解コンデンサ
電解コンデンサは、リップル電流・電圧・温度上昇に対し、適宜設計マージンを設けます。出力側の電解コンデンサは、リップル電圧を低減するため、スイッチング電源設計に適した、低 ESR タイプを推奨します
- FB 端子周辺回路と CRD クランプスナバ
図 11-1 に FB 端子周辺回路を示します。補助巻線電圧 V_D を R3、R4、R5 で抵抗分圧し、FB 端子に入力します。IC は、FB 端子電圧がフィードバック基準電圧 $V_{FB(REF)} = 2.50\text{ V}$ になるように制御します。R5 は $3.3\text{ k}\Omega \sim 10\text{ k}\Omega$ 程度です。R3、R4 の定数は次式(6)で算出します。

$$R3 + R4 = \frac{\frac{N_D}{N_S} \times (V_{OUT} + V_F) - V_{FB(REF)}}{\frac{V_{FB(REF)}}{R5} - I_{FB(OP)}} \quad (6)$$

- ここで、
- N_D : トランスの補助巻線巻数
 - N_S : トランスの一次側巻数
 - V_{OUT} : 出力電圧
 - V_F : 二次側整流ダイオード D50 の順方向電圧降下
 - $V_{FB(REF)}$: フィードバック基準電圧 2.50 V
 - $I_{FB(OP)}$: フィードバック電流 - 0.8 μA

さらに、FB 端子には負電圧が印加します。図 11-2 に

示す V_D の負電圧 V_{FW} は次式で計算できます。

$$V_{FW} = \frac{N_D}{N_P} \times V_{IN(AC)} \times \sqrt{2} \quad (7)$$

- ここで、
- $V_{IN(AC)}$: 入力電圧
 - N_D : トランスの補助巻線巻数
 - N_P : トランスの一次側巻数

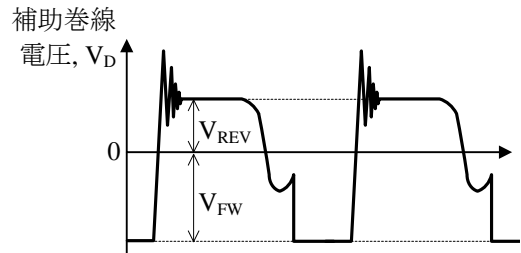


図 11-2 補助巻線電圧波形

FB 端子流出電流の絶対最大定格は $I_{FB} = -10\text{ mA}$ です。R3、R4 の定数は、サージの影響を考慮し、FB 端子の流出電流 $I_{FB(FW)}$ が次式(8)を満たすような値に設定します。

$$I_{FB(FW)} = \frac{V_{FW}}{R3 + R4} = \frac{N_D}{N_P} \times \frac{V_{IN(AC)}}{R3 + R4} \times \sqrt{2} \leq -5\text{ mA} \quad (8)$$

ここで、 $V_{IN(AC)}$ には入力電圧の最大値を代入します。R3、R4、R5 は最終的に実機で動作を確認して値を調整します。本 IC は、FB 端子に入力した V_D 波形をサンプリングし、フィードバック信号を生成します。このサンプリングの精度を上げるため、 V_D 波形は、サージが小さく、リングングのない理想的な波形にする必要があります。 V_D 波形は P 巻線間の電圧に依存するため、P 巻線間に CRD クランプスナバを挿入し、波形を調整します(調整方法の詳細は 10.5 項参照)。軽負荷時のサンプリング精度を維持するため、D1 は補助スイッチダイオード SARS05 を使用し、R2 は $220\ \Omega \sim 470\ \Omega$ 程度に設定します。R2 は、最終的に V_D 波形を確認しながら、調整が必要です。

- VCC 端子周辺回路
IC の起動時間は、図 11-1 の C4 のコンデンサ容量で決まり、一般的な電源仕様の場合、 $4.7\ \mu\text{F} \sim 22\ \mu\text{F}$ 程度です。(C4 は起動時間に影響するため、10.1 起動動作の項を参照)。

また、実際の電源回路は、図 11-3 のように二次側の出力電流 I_{OUT} により VCC 端子電圧が増加し、過電圧保護 (OVP) が動作する場合があります。これは、パワー MOSFET がターンオフした瞬間に発生するサージ電圧が補助巻線にも誘起し、C4 をピーク充電するためです。これを防止するには、図 11-1 のように、整流ダイオード D2 と直列に抵抗 R6 の追加が有効です。ここで R6 は数 Ω 程度です。ただし、出力電流に対する VCC 端子電圧の変化は、使用するトランスの構造により異なるため、実際に使用するトランスに合わせて R6 の最適値を調整する必要があります。

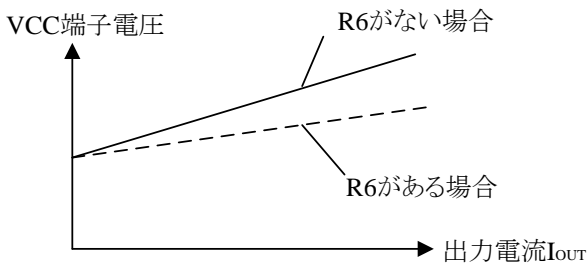


図 11-3 出力電流 I_{OUT} と VCC 端子電圧の関係

● COMP 端子周辺回路

COMP 端子の周辺回路を図 11-4 に示します。COMP 端子と S/GND 端子間のコンデンサ C5 は、高周波ノイズ除去および位相補償用です。C5 は COMP 端子と S/GND 端子に最短で接続し、容量は 100 pF~680 pF 程度です。C6 は 680 pF~2200 pF、R7 は 680 k Ω 程度が目安になります。最終的に実機で動作を確認し、定数を調整します。また、COMP 端子は内部のインピーダンスが高いため、オシロスコープで波形を測定する場合には注意が必要です。特に軽負荷時は、COMP 端子に直接プローブを接続すると、制御に影響する可能性があります。そのため、インピーダンスが高いオペアンプで構成したボルテージ・フォロワ(バッファ)回路を COMP 端子に接続し、測定してください。

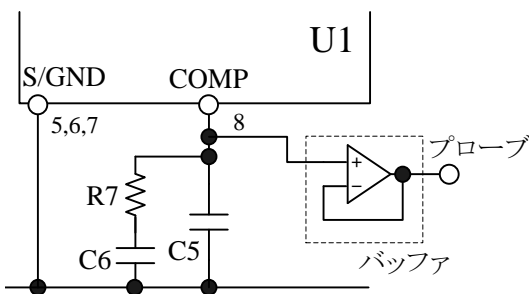


図 11-4 COMP 端子周辺回路

● D/ST 端子

図 11-1 の D/ST 端子の内部に接続している MOSFET は、D/ST 端子電圧および電流が、絶対最大定格を超えると破壊する可能性があります。

図 11-5 に示すように、D/ST 端子電圧は、電源入力電圧が最大の条件で、起動時を含むすべての動作において絶対最大定格の 90% 未満 (657 V) になるように実機で動作を確認し、トランスや部品の定数を調整します。

また、定常動作時の D/ST 端子電圧は推奨動作範囲 $V_{D/ST(OP)} < 584$ V になるように設定します。

D2、D51 は、MOSFET のターンオフ時の D/ST 端子のリングングの振幅に影響するため、ファーストリカバリダイオードを使用します。

CRD クランプスナバの調整方法は 10.5 項を参照してください

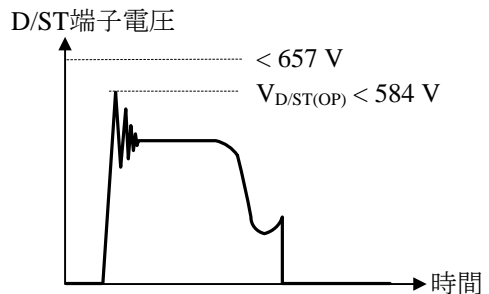


図 11-5 D/ST 端子定常動作波形

● ブリーダー抵抗

本 IC は一次側検出制御なので、二次側の状態を検出するために軽負荷時もバースト発振動作を継続します。その為、電源を軽負荷(最大入力電圧における入力電力が 25 mW 以下)、または無負荷で使用の場合は、出力電圧の上昇を防止するため、図 11-1 のように、出力平滑電解コンデンサ C52 の両端にブリーダー抵抗 R52 を挿入します。

R52 は 10 mW 程度の損失になるような抵抗値を目安に接続し、実機で動作を確認して値を調整します。

● トランス

トランスは、銅損・鉄損による温度上昇に対し、適宜設計マージンを設けます。スイッチング電流は高周波成分を含むため、表皮効果が影響する場合があります。このためトランスに使用する巻線の線径は、動作電流の実効値を考慮し、電流密度が 4~6 A/mm² を目安に選定します。表皮効果の影響などで、さらに温度対策が必要な場合は、巻線表面積を増加させるため、次を検討します。

- ・ 巻線の本数を増やす
- ・ リッツ線を使用する
- ・ 線径を太くする

以下の場合には VCC 端子のサージ電圧が大きくなります。

- ・ 低出力電圧、大電流負荷仕様など一次側主巻線 P のサージ電圧が高い場合
- ・ 補助巻線 D が一次側主巻線 P のサージの影響を受けやすいトランス構造の場合

D 巻線のサージ電圧が大きいと、VCC 端子電圧が増加し、過電圧保護動作 (OVP) になる場合があります。そこで、トランス設計時は、以下の内容を考慮する必要があります。

- ・ P 巻線と二次側出力巻線 S の結合を良くする (リーケージインダクタンスを小さくする)
- ・ D 巻線と S 巻線の結合を良くする
- ・ D 巻線と P 巻線の結合を悪くする

また、多出力の場合は出力電圧のレギュレーション特性を向上させるため、二次側安定化出力巻線 (定電圧制御をしている出力ラインの巻線) S1 と、他出力巻線 (S2、S3...) の結合を良くする必要があります。

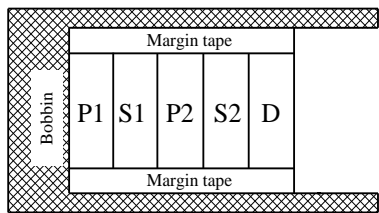
これらを考慮した二出力のトランス参考例を図 11-6 に示します。

<巻線構造例①>

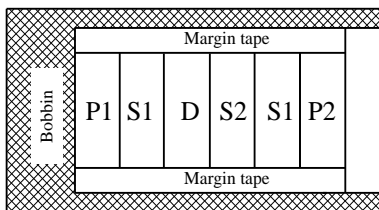
P1、P2 で S1 を挟み、P1、P2 と S1 の結合を良くし、P1、P2 のサージを小さくする。
D を P1、P2 から離し、結合を悪くして、D のサージを小さくする。

<巻線構造例②>

P1、P2 と S1 を近くに巻き、結合を良くし、P1、P2 のサージを小さくする。
D と S2 を S1 で挟み、D と S1、S1 と S2 の結合を良くする。これにより D のサージが小さくなり、S2 出力電圧のレギュレーション特性が向上する。



巻線構造例①



巻線構造例②

図 11-6 巻線構造例

11.2 パターン設計

スイッチング電源は、高周波かつ高電圧の電流経路が存在し、基板のパターンや部品の実装条件が、動作、ノイズ、損失などに大きく影響します。そのため、高周波電流ループは極力小さくし、パターンを太くして、ラインインピーダンスを低くする必要があります。

また、GND ラインは輻射ノイズに大きな影響を与えるため、極力太く、短く配線します。

さらに、以下に示す内容を配慮したパターン設計が必要です。

図 11-7 に IC 周辺回路の接続例を示します。

(1) 主回路パターン

スイッチング電流が流れる主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。IC と入力電解コンデンサ C2 の距離が離れている場合は、高周波電流ループのインピーダンスを下げるため、トランスもしくは IC の近くに、電解コンデンサやフィルムコンデンサ (0.1μF 程度) を追加します。

(2) 制御系 GND パターン

制御系 GND パターンに主回路の大電流が流れると、IC の動作に影響を与える可能性があります。制御系の GND は、S/GND 端子のできるだけ近くに一点で配線します。

(3) VCC 端子周り

このパターンは、IC の電源供給用パターンのため、極力電流ループを小さく配線します。IC と電解コンデンサ C4 の距離が離れている場合は、VCC 端子と S/GND 端子の近くにフィルムコンデンサ C_F (0.1μF ~ 1.0μF 程度) などを追加します。

(4) COMP 端子周り

COMP 端子には位相補償用のコンデンサ C5、C6 と抵抗 R7 を接続します。このコンデンサと抵抗は COMP 端子と S/GND 端子を最短で接続します。制御 IC の動作を安定させるため、専用パターンで S/GND 端子に接続します。

(5) FB 端子周り

FB 端子は、補助巻線電圧を抵抗分圧した電圧を入力します。一次側検出の精度を上げるため、この抵抗と FB 端子の接続パターンは、最短で接続します。

(6) 二次側整流平滑回路

このパターンは、スイッチング電流が流れる二次側主回路パターンです。このパターンは極力太く、電流ループを小さく配線します。このパターンのインピーダンスを下げると、パワー MOSFET がターンオフする際に発生するサージ電圧を減らすことができます。これにより、パワー MOSFET の耐圧マージンを増やし、クランプスナバ回路のストレスや損失を低減できます。

STR5A100D シリーズ

(7) 温度に関する注意事項

パワーMOSFETのON抵抗 $R_{DS(ON)}$ は、正の温度係数のため、熱設計に注意が必要です。ICの下のパターンや、S/GND端子のパターンは、放熱板として機能するため、極力広く設計します。

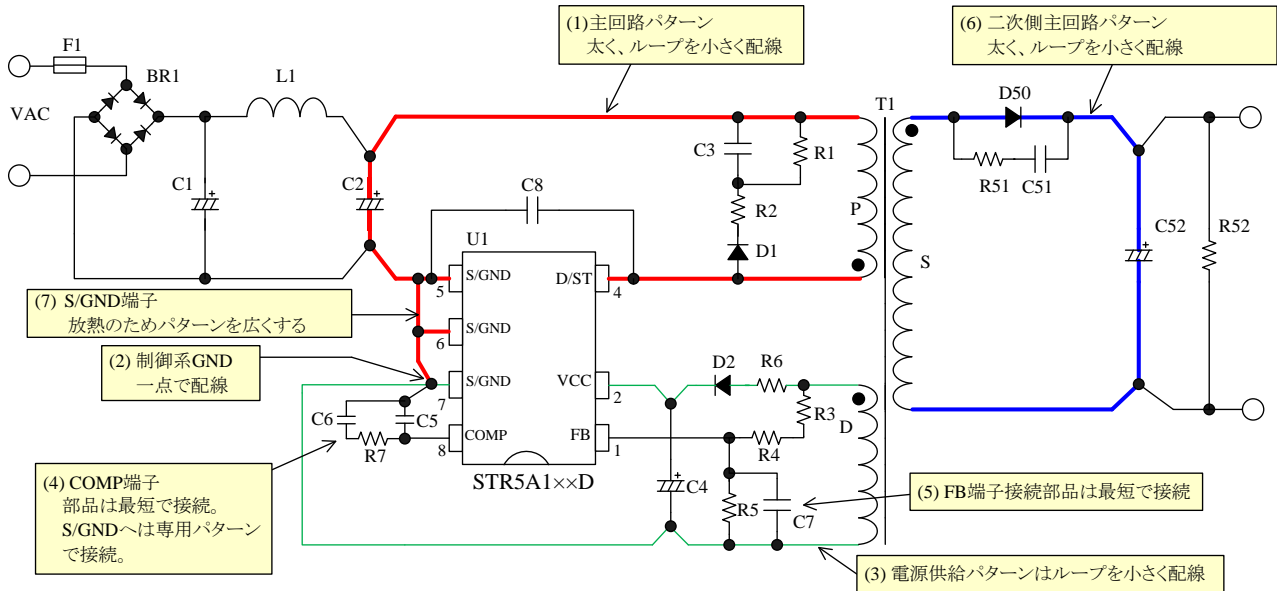


図 11-7 電源 IC 周辺回路の接続例

12. パターンレイアウト例

以下に、STR5A100D シリーズを使用したパターンレイアウト例と、その回路図を示します。回路記号は図 12-1 のパターンレイアウト例に対応しています。

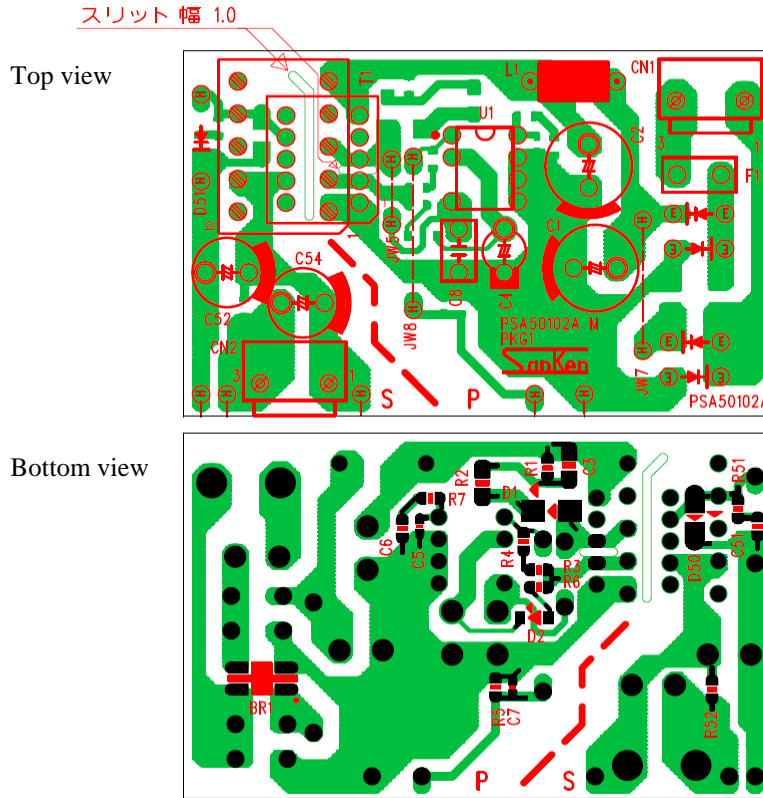


図 12-1 パターンレイアウト例

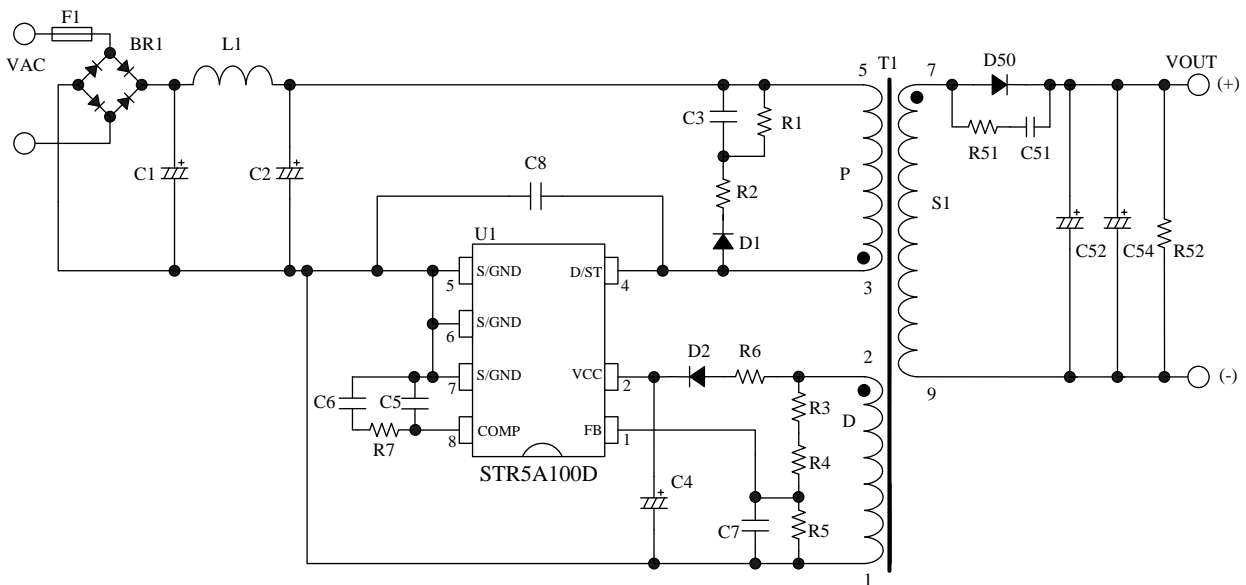


図 12-2 パターンレイアウト回路図

STR5A100D シリーズ

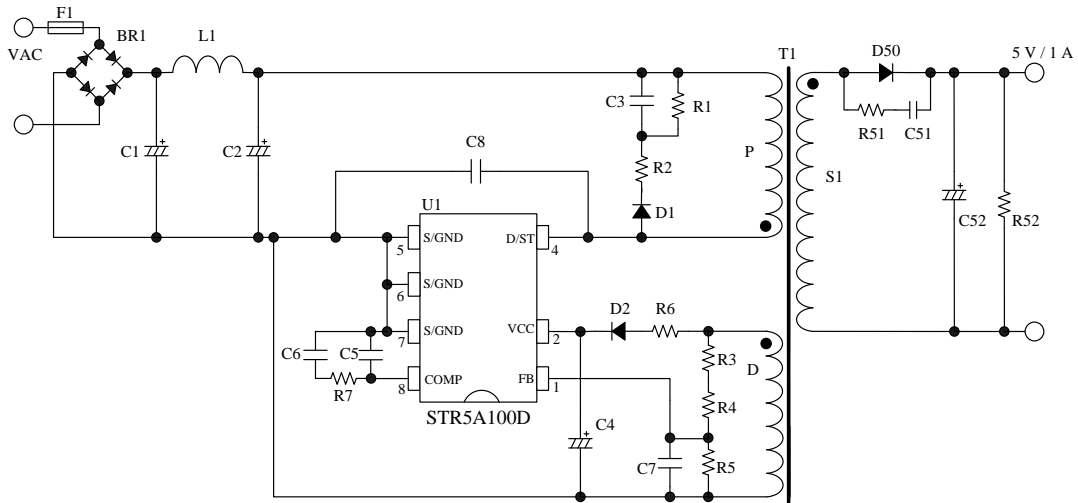
13. 電源回路例

電源回路例として、電源仕様と、その回路図および部品表、トランス仕様を以下に示します。

● 電源仕様

使用 IC	STR5A164D
入力電圧	AC 85 V～AC 265 V
最大出力電力	5 W (max.)
出力電圧	5 V
出力電流	1 A (max.)

● 回路図



● 部品表

記号	部品名	定格 ⁽¹⁾	弊社 推奨部品	記号	部品名	定格 ⁽¹⁾	弊社 推奨部 S 品
BR1	General	600 V, 1 A		R4 ⁽²⁾	Chip	15 kΩ	
F1	Fuse	AC 250 V, 1 A		R5 ⁽²⁾	Chip	4.7 kΩ	
L1 ⁽²⁾	CM inductor	330 μH		R6 ⁽²⁾	Chip	0 Ω	
C1	Electrolytic	400 V, 4.7 μF		R7 ⁽²⁾	Chip	680 kΩ	
C2	Electrolytic	400 V, 4.7 μF		D1	General	800 V, 1 A	SARS05
C3	Ceramic, chip	630 V, 1000 pF		D2	Fast recovery, chip	FRD 200 V, 1 A	
C4	Electrolytic	50 V, 10 μF		U1	IC	STR5A164D	
C5 ⁽²⁾	Ceramic, chip	330 pF		T1	Transformer	トランス仕様参照	
C6 ⁽²⁾	Ceramic, chip	1000 pF		D50	Schottky	60 V, 3 A	SJPB-L6
C7 ⁽²⁾	Ceramic, chip	Open		C51	Ceramic, chip	50 V, 2200 pF	
C8 ⁽²⁾	Ceramic, chip	Open		C52 ⁽²⁾	Electrolytic	10V, 470μF	
R1 ⁽³⁾	Metal oxide, chip	470 kΩ		R51	Chip	22 Ω	
R2	Chip	270 Ω		R52 ⁽²⁾	Chip	2.7 kΩ	
R3 ⁽²⁾	Chip	3.9 kΩ					

⁽¹⁾ 特記のない部品の定格は、コンデンサ: 50 V 以下、抵抗: 1/8 W 以下

⁽²⁾ 実機評価で調整が必要な部品

⁽³⁾ 高圧の DC 電圧が印加する高抵抗のため、電源要求仕様に応じて、電食を考慮した抵抗を選択したり、直列に抵抗を追加して、個々の印加電圧を下げたりするなどの配慮をします

STR5A100D シリーズ

●トランス仕様

- 一次側インダクタンス L_p : 1.7 mH
- コアサイズ: EI-16
- AL-value: 118 nH/N² (センターギャップ 約 0.3 mm)
- 巻線仕様

巻線名称	記号	巻数(T)	線形(mm)	形式	線種
1次巻線 1	P1	80	φ 0.16	2層 整列巻	ポリウレタン銅線
1次巻線 2	P2	40	φ 0.16	1層 整列巻	ポリウレタン銅線
VCC 用補助巻線	D	18	φ 0.16 × 2	1層 整列巻	ポリウレタン銅線
出力巻線 1	S1	8	φ 0.3 × 2	1層 整列巻	3重絶縁線
出力巻線 2	S2	8	φ 0.3 × 2	1層 整列巻	3重絶縁線

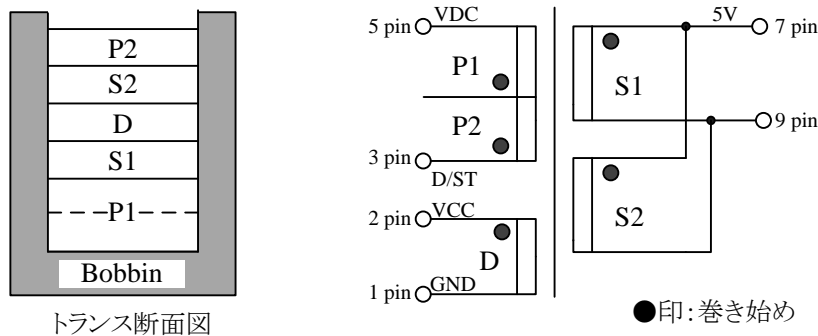


図 13-1 巻線構造例

Notes:

- 1) D 巻線は密巻きにするなどして、S1 との結合が良くなるように調整します。
- 2) 通常動作時のドレイン電流 I_D のピーク値は、 L_p 値で決定します。 I_D の傾きは V_{DS}/L_p なので、図 13-2 のように L_p 値が小さいほど、 I_D の傾きは高くなり、ドレイン電流のピーク値は高くなります。本 IC は、電流のピークをドレイン電流制限値 I_{DLIM} で制限(過電流状態)しています。そのため、ばらつきなどで L_p 値が小さくなると、過電流状態になり出力電力が確保できない場合があります。そこで、ばらつきを考慮した最小の L_p 値で、実機の動作を確認し、電源入力電圧下限において、ピーク電流値が $I_{DLIM}(\text{min.})$ 以下になるよう L_p 値を決定します。

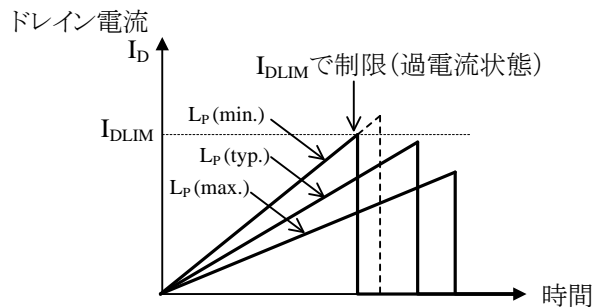


図 13-2 L_p 値とドレイン電流 I_D の関係

注意書き

- 本書に記載している製品（以下、「本製品」という）のデータ、図、表、およびその他の情報（以下、「本情報」という）は、本書発行時点のものです。本情報は、改良などで予告なく変更することがあります。本製品を使用する際は、本情報が最新であることを弊社販売窓口を確認してください。
- 本製品は、一般電子機器（家電製品、事務機器、通信端末機器、計測機器など）の部品に使用されることを意図しております。本製品を使用する際は、納入仕様書に署名または記名押印のうえ、返却をお願いします。高い信頼性が要求される装置（輸送機器とその制御装置、交通信号制御装置、防災装置、防犯装置、各種安全装置など）に本製品を使用することを検討する際は、必ず事前にその使用の適否について弊社販売窓口へ相談いただき、納入仕様書に署名または記名押印のうえ、返却をお願いします。本製品は、極めて高い信頼性が要求される機器または装置（航空宇宙機器、原子力制御、その故障や誤動作が生命や人体に危害を及ぼす恐れのある医療機器（日本における法令でクラスⅢ以上）など）（以下「特定用途」という）に使用されることは意図されておりません。特定用途に本製品を使用したことでお客様または第三者に生じた損害などに関して、弊社は一切その責任を負いません。
- 本製品を使用するにあたり、本製品に他の製品や部材を組み合わせる際、あるいはこれらの製品に物理的、化学的、その他の何らかの加工や処理を施す際は、使用者の責任においてそのリスクを必ず検討したうえで行ってください。
- 弊社は、品質や信頼性の向上に努めていますが、半導体製品は、ある確率で欠陥や故障が発生することは避けられません。本製品が故障し、その結果として人身事故、火災事故、社会的な損害などが発生しないように、故障発生率やディレーティングなどを考慮したうえで、使用者の責任において、本製品が使用される装置やシステム上で、十分な安全設計および確認を含む予防措置を必ず行ってください。ディレーティングについては、納入仕様書および弊社ホームページを参照してください。
- 本製品は、耐放射線設計をしておりません。
- 本書に記載している回路定数、動作例、回路例、パターンレイアウト例、設計例、推奨例、本書に記載しているすべての情報、およびこれらに基づく評価結果などは、使用上の参考として示したものです。
- 本情報に起因する使用者または第三者のいかなる損害、および使用者または第三者の知的財産権を含む財産権とその他一切の権利の侵害問題について、弊社は一切その責任を負いません。
- 本情報を、文書による弊社の承諾なしに転記や複製をすることを禁じます。
- 本情報について、弊社の所有する知的財産権およびその他の権利の実施、使用または利用を許諾するものではありません。
- 使用者と弊社との間で別途文書による合意がない限り、弊社は、本製品の品質（商品性、および特定目的または特別環境に対する適合性を含む）ならびに本情報（正確性、有用性、および信頼性を含む）について、明示的か黙示的かを問わず、いかなる保証もしておりません。
- 本製品を使用する際は、特定の物質の含有や使用を規制する RoHS 指令など、適用される可能性がある環境関連法令を十分に調査したうえで、当該法令に適合するように使用してください。
- 本製品および本情報を、大量破壊兵器の開発を含む軍事用途やその他軍事利用の目的で使用しないでください。また、本製品および本情報を輸出または非居住者などに提供する際は、「米国輸出管理規則」や「外国為替及び外国貿易法」など、各国で適用される輸出管理法令などを遵守してください。
- 弊社物流網以外における本製品の落下などの輸送中のトラブルについて、弊社は一切その責任を負いません。
- 本書は、正確を期すために慎重に製作したのですが、本書に誤りがないことを保証するものではありません。万一、本情報の誤りや欠落に起因して、使用者に損害が生じた場合においても、弊社は一切その責任を負いません。
- 本製品を使用する際の一般的な使用上の注意は弊社ホームページを、特に注意する内容は納入仕様書を参照してください。
- 本書で使用されている個々の商標、商号に関する権利は、弊社を含むその他の原権利者に帰属します。

DSGN-CJZ-16003